

采用 AMD 成本优化型器件的工业自动化现场设备



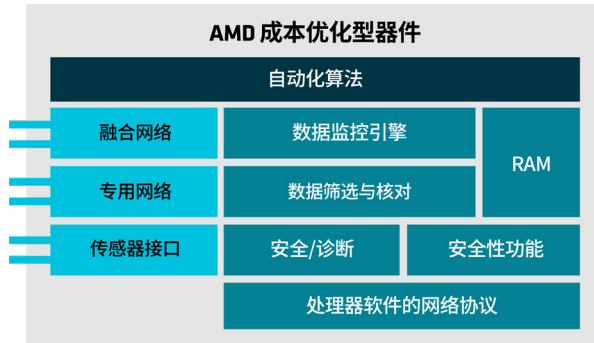
同超越，共成就

概述

工业流程自动化对于提升工厂生产力至关重要。要部署高效自动化技术，熟悉特定流程固然重要，但底层技术决定了自动化的发展上限。下面列出了通过自动化充分提升生产力的关键因素：

- **连接**: 多网络协同运行, 可最大限度访问实时信息与调取历史信息
- **内存**: 能够在本地存储信息流
- **实时数据监控、筛选与核对**: 配备本地数据处理引擎
- **功能安全**: 通过集成式监控器与逻辑部分的自定义功能, 充分提升诊断覆盖率。经认证的系统化能力
- **安全性功能**: 配备防篡改 (AT)、信息保障及供应链保障功能, 可助力保护现场自动化系统免受攻击

AMD 成本优化型器件采用平台化设计理念, 将所有功能深度集成于一体。这些器件具有灵活的可编程性, 能够在客户产品生命周期内持续优化自动化算法, 无需更换硬件, 即可不断提升生产力。



亮点

AMD 成本优化型器件具备显著优势

- 相较于 LUT4 架构, LUT6 架构可提高设计利用率
- 依托高性能 LUT6 架构及经过优化的封装散热特性, 可有效降低功耗
- 经认证的安全设计流程
- AMD LogiCORE™ IP 目录

主要优势

可扩展性

- 多种密度可供选择
- 可扩展、集成型内存
- 大量可编程 I/O
- 从 FPGA 到 SoC 的迁移路径

安全认证

- 年度设计流程审核
- 经认证的系统化能力
- 故障率分析工具

安全性功能

- 身份验证与加密
- 系统监控器
- 安全配置
- 后量子加密 (PQC)

超长生命周期

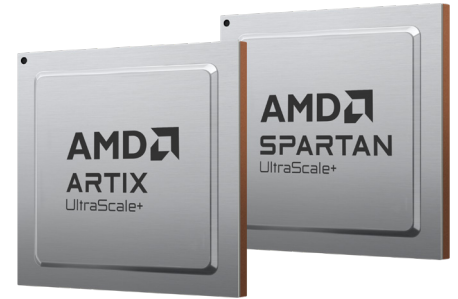
- 至少 15 年以上供货期
- 支持现场更新升级
- 不同产品系列之间可轻松迁移



高度智能、互联互通的现场设备

差异化优势

自适应技术亮点	
可扩展的数据采集系统	<ul style="list-style-type: none"> • 可编程 I/O • 以太网、工业网络、TSN* • 高速收发器
灵活适配既有系统	<ul style="list-style-type: none"> • 可同时连接新型与传统工业设备 • 配备大量支持 3.3V 电压的端口 (AMD Spartan™ UltraScale+™ FPGA)
兼容未来安全标准	<ul style="list-style-type: none"> • 依托后量子密码技术, 实现安全启动 • 可供用户使用的安全资源 • 支持 TRNG 与 PUF
出色的计算性能	<ul style="list-style-type: none"> • 借助 AMD MicroBlaze™ V (RISC-V 软核) 处理器, 实现可扩展的计算性能 • 配备集成型内存控制器, 以及 LPDDR4 与 LPDDR3 内存接口*



* 仅限部分器件

目标应用

智能传感器

- 通过现场总线、工业以太网、图像传感器接口、SPI、I2C 及模数转换器, 与各类传感设备灵活对接
- 可实时处理传感器按周期采集的信息
- 借助可编程逻辑中的算法, 高效处理收到的数据
- 通过以太网连接至上层 IP 网络
- 利用 AMD 工具与通用设计流程, 实现功能模块集成

性能强大、安全可靠的执行器控制

- 基于高速可编程逻辑, 为反相器实现确定性控制回路
- 高度可扩展, 支持多个互联执行器
- 借助 AMD 隔离设计流程 (IDF) 实现隔离监控, 提升诊断覆盖率
- 通过基于 Web 的 AMD 安全专区, 获取全面的用户指南、工具及安全手册 (需购买功能安全包)
- 依托 AMD 经认证的安全设计流程, 加快产品上市进程

工业物联网中的数据收集与转发

- 器件中内置不同密度的 RAM, 包括块 RAM、UltraRAM 或分布式 RAM
- 采用基于 RISC-V ISA 的 AMD MicroBlaze™ V 控制器与应用处理器
- Artix™ UltraScale+ FPGA 支持 AMD Time Sensitive Networking (TSN) Subsystem
- 具备安全性功能, 可帮助确保编程文件的真实性并保护知识产权
- 基于 AMD Vivado™ Design Suite 提供开箱即用的解决方案, 即便面对复杂处理任务, 也能高效实现时序收敛

IP

核心知识产权		提供者
TSN 端点子系统	• AMD Time Sensitive Networking LogiCore™ IP 使 AMD SoC 的处理系统可直接与 TSN 基础设施相连	AMD
受管/非受管以太网交换机	• 交换机是以太网基础设施的构建块，其端口数量可灵活扩展。接口速率最高可达 10 Gb/s	SOC-E
工业网络	• 通过在 Profinet 与以太网/IP 中集成 MicroBlaze 处理器，构建一种从设计源头就确保可靠性能的网络解决方案	SOFTING

功能特性

平台亮点	
SPARTAN ULTRASCALE+ FPGA	<ul style="list-style-type: none"> • I/O 逻辑单元比在 AMD 成本优化型 FPGA 中出类拔萃¹ • 集成型 DDR 内存控制器* • 符合 PCIe® Gen4 规范* • 低密度器件，适用于功耗受限的应用场景
ARTIX ULTRASCALE+ FPGA	<ul style="list-style-type: none"> • 收发器速率最高可达 16 Gb/s • 采用超小尺寸的 InFO 与 CSP 封装 • 超大 DSP 带宽，最高可达 1.8 TeraMAC • AMD 时间敏感网络 IP

* 仅限部分器件

后续步骤

- 深入了解 AMD 及其合作伙伴提供的[工业 IP](#)
- 详细了解 [AMD Spartan UltraScale+ FPGA](#)
- 详细了解 [AMD Artix UltraScale+ FPGA](#)
- 详细了解 [AMD 产品优势](#)

尾注

1. 基于 AMD 2023 年 12 月的内部分析，对比了 AMD Spartan UltraScale+ FPGA 与前几代 AMD 成本优化型 FPGA 的总 I/O 逻辑单元比。(SUS-001)

免责声明

此处所提供的信息仅供参考，如有变更，恕不另行通知。虽然在编写本文时已采取所有必要的预防措施，但仍可能含有技术误差、删减和排版错误，AMD 没有义务更新或纠正本信息。对于本文内容的准确性或完整性，AMD 公司不做任何陈述或保证，而且，对于 AMD 硬件、软件或本文描述的其他产品的操作或使用，AMD 公司不承担任何类型的责任，包括对不侵权、适销性或适用于特定用途的默示保证。本文不就任何知识产权授予许可，包括暗示性许可或因禁反言而产生的许可。适用于 AMD 产品购买或使用的条款与限制，将遵循各方签订的协议或《AMD 标准销售条款与条件》。GD-18u。

版权声明

© 2025 AMD 公司版权所有。保留所有权利。AMD、AMD 箭头标识、Artix、LogiCORE、MicroBlaze、Spartan、UltraScale+、Vivado 及其组合是 AMD 公司的商标。PCIe 是 PCI-SIG Corporation 的注册商标。本文中用到的其他产品名称仅用于标识目的，可能是其各自所有者的商标。某些 AMD 技术可能需要通过第三方启用或激活。支持的功能可能因操作系统而异。有关具体功能，请与系统制造商确认。任何技术或产品都无法做到绝对安全。PID253824600-A