INNOVATION MIT KOSTENOPTIMIERTEN FPGAS UND ADAPTIVEN SOCS

PERFORMANCE UND EFFIZIENZ
IN DESIGNS VERBESSERN

AMD
together we advance_

ÜBERSICHT 2

AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3

DER VORTEIL PROGRAMMIERBARER LOGIK 5

ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6

DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8

SPARTAN™ ULTRASCALE+ FAMILIE 11

AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13

AUSWAHL DES RICHTIGEN PARTNERS 14

AMD – DER FÜHRENDE FPGA-ANBIETER 15

FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16

KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17

ZUSAMMENFASSUNG 18

WEITERE RESSOURCEN 19

Übersicht

Mit Innovationen wie Internet of Things (IoT), maschinellem Sehen und KI an der Edge benötigen Entwickler neue Architekturen, die flexibler, energieeffizient und kostengünstig sind. Dieses E-Book erläutert die Unterschiede zwischen FPGAs, adaptiven SoCs, ASICs (Application-Specific Integrated Circuits, anwendungsspezifische integrierte Schaltungen) und anderen Standardprozessoren, um Innovatoren bei der Entscheidung zu helfen, welcher Ansatz für ihre Anwendung am besten geeignet ist.

Der primäre Fokus dieses E-Books ist, den Lesern die kostenoptimierten Technologien für FPGAs und adaptive SoCs zu präsentieren und zu zeigen, wie sie die Flexibilität der Softwareprogrammierbarkeit auf das Hardwaredesign ohne Kompromisse bei Performance oder Effizienz übertragen können.

Ebenso wird in diesem E-Book die Zukunft der kostenoptimierten FPGAs und adaptiven SOCs von AMD vorgestellt und erklärt, wie das langfristige Engagement des Unternehmens für ein kostenoptimiertes Portfolio von mittleren FPGAs mit geringer Komplexität dazu beiträgt, die Vorteile der programmierbaren Logik in fast jeder Anwendung bereitzustellen.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

Aktuelle Trends und Herausforderungen im Elektronikdesign

Jede Innovationswelle öffnet die Tür für neue Anwendungen und neue Designherausforderungen. Dies sind einige der aktuellen Branchen- und Technologietrends, die die Elektronikindustrie heute bestimmen.

TRENDS

I/O: Die Vorteile der Vernetzung zeigen, dass fast jeder integrierte Chip in den kommenden Jahren vernetzt sein könnte. Mehr I/Os werden erforderlich sein, um alle Sensoren auslesen zu können, mit denen diese Chips verbunden sind. Man bedenke, dass allein der Sensormarkt für Automobilanwendungen 2022 bei 34,59 Milliarden $ lag und sich Prognosen zufolge in den nächsten 10 Jahren auf mehr als 76,43 Milliarden $ verdoppeln wird.[1] Reaktionsschnelligkeit in Echtzeit ermöglicht es Systemen, Daten sofort zu nutzen, um die Effizienz auf allen Ebenen zu verbessern.

Energieeffizienz: Die Einsparung von Energie hat in den letzten 10 Jahren für Verbraucher und Unternehmen zunehmend an Bedeutung gewonnen. Dies und die hohen Kosten für die Stromversorgung von Geräten haben zu einem Trend geführt, den Stromverbrauch bei jedem Elektrogerät zu minimieren, insbesondere bei vernetzten Geräten, die immer eingeschaltet sind. Die am stärksten integrierten Chips, oft als System-on-Chip (SoC) bezeichnet, bieten den zusätzlichen Vorteil, dass sie Funktionen auf einem einzigen Chip konsolidieren, die Bauform des Systems damit insgesamt reduzieren und gleichzeitig zu einem geringeren Energieverbrauch beitragen.

Sicherheit: Die Zunahme von Cyberangriffen – und ihre Kosten für die Bilanz – haben IoT-Sicherheit zu einem wesentlichen Faktor gemacht. Allerdings kann es schwierig sein, die tatsächlichen Kosten der Datenexposition zu messen. Zu den unmittelbaren Kosten, wie Geldstrafen und Wiederherstellungskosten, kommen noch die Auswirkungen eines möglichen Verlustes des Kundenvertrauens und eine allgemeine Schädigung des Unternehmens.

KI an der Edge: Einer der wichtigsten durch IoT ermöglichten Vorteile ist die Verfügbarkeit von Daten, damit künstliche Intelligenz (KI) vorangetrieben wird. Da KI sich auf die Edge zubewegt, müssen Geräte intelligenter und leistungsfähiger werden, um KI zu implementieren oder im weiteren Verlauf zu unterstützen. Niedrige Latenz – von der Erfassung von Sensordaten bis zu ihrer Verarbeitung und Weiterverarbeitung – ist erforderlich, um Reaktionsschnelligkeit in Echtzeit bereitzustellen.

DESIGNHERAUSFORDERUNGEN

Mit jedem technologischen Fortschritt entstehen neue Designherausforderungen. Denken Sie zum Beispiel an den Wert, den das Internet seit seiner Einführung für fast jede Branche gebracht hat. Gleichzeitig hat es aber auch neue Probleme für Entwickler geschaffen, die es zu bewältigen gilt, u. a. die Verwaltung von kabelgebundenen/kabellosen Verbindungen, die Verwaltung großer Mengen an Daten und die Sicherung von Daten. In den kommenden Jahren müssen sich Entwickler vielen der folgenden Herausforderungen stellen:

Flexibilität: Anpassbarkeit ist vielleicht die wichtigste Designherausforderung, die Entwickler bewältigen müssen. Dank programmierbarer Lösungen können Entwickler Systeme einfacher entwickeln und später aktualisieren, nachdem sie bereitgestellt wurden. Entwickler benötigen die gleiche Flexibilität, um die Systemhardware im Laufe der Zeit an die sich ändernden Anwendungsanforderungen

ÜBERSICHT 2

AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3

DER VORTEIL PROGRAMMIERBARER LOGIK 5

ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6

DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8

SPARTAN™ ULTRASCALE+ FAMILIE 11

AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13

AUSWAHL DES RICHTIGEN PARTNERS 14

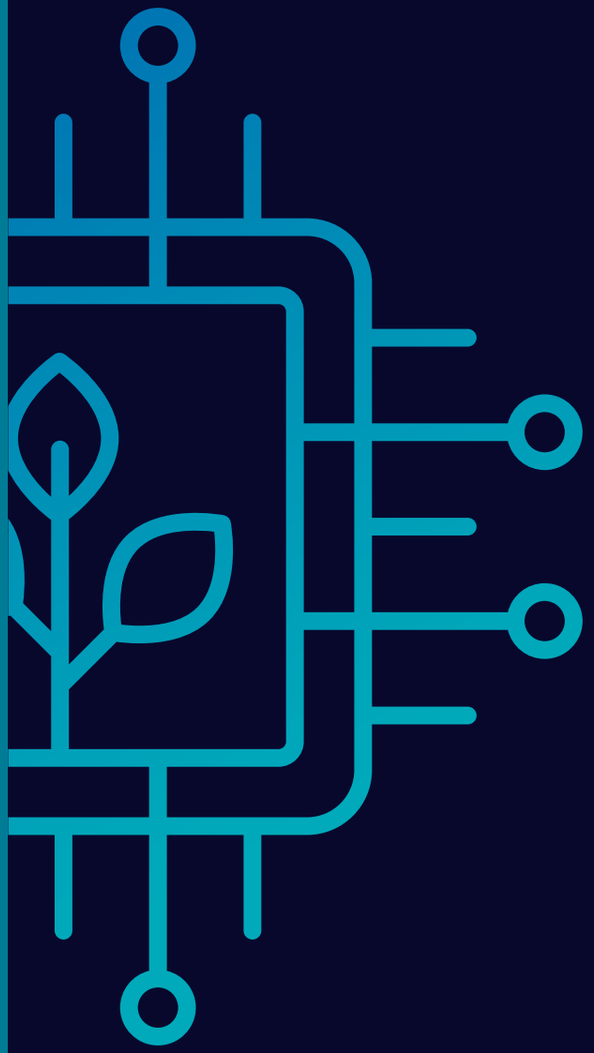
AMD – DER FÜHRENDE FPGA-ANBIETER 15

FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16

KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17

ZUSAMMENFASSUNG 18

WEITERE RESSOURCEN 19



anzupassen. Hierzu gehört die Fähigkeit, Hardware nach der Bereitstellung ändern zu können.

Verwaltung von I/O: Je mehr Sensoren es gibt, desto mehr I/O ist erforderlich. Allerdings sind Standardprozessoren in ihrer verfügbaren I/O begrenzt. Entwickler benötigen eine Architektur, die mehr I/O unterstützt oder mehrere Datenquellen in einen einzigen I/O-Kanal konsolidiert.

Minimierung der Latenz: Latenz wirkt sich sowohl auf die Performance als auch auf die Energieeffizienz aus. Damit Reaktionsschnelligkeit in Echtzeit erreicht werden kann, müssen Systeme auf jeder Ebene optimiert sein, um die Latenz zu minimieren. Die Geschwindigkeit, in der Daten erfasst, gespeichert und/oder direkt übertragen werden können, wirkt sich darauf aus, wie schnell Geräte reagieren können und wie viel Strom sie verbrauchen.

Weiterentwicklung der Sicherheit: Sicherheit ist ein bewegliches Ziel. Regelmäßig werden neue Schwachstellen aufgedeckt und jedes stabile Sicherheitssystem muss sich weiterentwickeln können, um geschützt zu sein. Damit verbundene Systeme sicher sind, müssen sie nicht nur ihre Daten, sondern auch ihren Code und ihre Operationen schützen. Außerdem muss die Sicherheit richtig umgesetzt werden, damit die Hauptverarbeitungskette nicht überlastet wird oder das System nicht zu viel Strom verbraucht. Dazu benötigen Entwickler eine Architektur, die sowohl effizient als auch flexibel ist.

Energieeffizienz: Zur Steigerung der Energieeffizienz werden Entwickler gebeten, komplexere Systeme zu entwickeln, die weniger Strom verbrauchen. Entwickler benötigen Architekturen, die auf Energieeffizienz ausgelegt sind. Allerdings benötigen sie die Flexibilität, ein Gleichgewicht zwischen Performance und Kosten auf der Grundlage ihrer spezifischen Anwendungsanforderungen zu finden.

Kleinere Bauform: Kleinere Designs erfordern eine Integration und Konsolidierung der Systemfunktionalität. Idealerweise benötigen Entwickler Single-Chip-Lösungen, bei denen alle erforderlichen Funktionen auf dem gleichen Chip integriert werden. Dies reduziert nicht nur die Systemgröße, sondern kann auch zu höherer Performance und besserer Energieeffizienz führen, da die Vorgänge nicht die Latenz und den zusätzlichen Stromverbrauch verursachen, die für eine Off-Chip-Verwendung erforderlich sind. Zudem vereinfacht und beschleunigt die geringere Anzahl an Komponenten das Systemdesign.

Datenvorverarbeitung: Da KI in der Edge-Bereitstellung immer wichtiger wird, müssen Systeme in der Lage sein, mehr Daten schneller zu verarbeiten, sowohl bei der Speicherung als auch bei der Verarbeitung. Standardisierte Architekturen sind oft in der Art der Daten und der Verarbeitung begrenzt, die sie effizient unterstützen können. Entwickler benötigen anpassungsfähige Architekturen, die an die jeweilige Anwendung, die Daten und den jeweiligen Anwendungsfall angepasst werden können.

Zukunftsbereit: Das rasante Tempo der Innovation hat den Zyklus beschleunigt, in dem Systeme aktualisiert werden müssen. Anstatt Software einmal im Jahr zu aktualisieren, müssen viele Systeme wesentlich häufiger aktualisiert werden. Die Gründe für die Updates variieren. Hierzu gehören:

- Implementieren von Bugfixes
- Hinzufügen neuer Funktionalität
- Beseitigen neuer Sicherheitsschwachstellen
- Stufenweises Verbessern der Performance und Effizienz durch kontinuierliche algorithmische Entwicklung
- Protokollieren und Erfassen neuer operativer Daten für die Predictive Maintenance

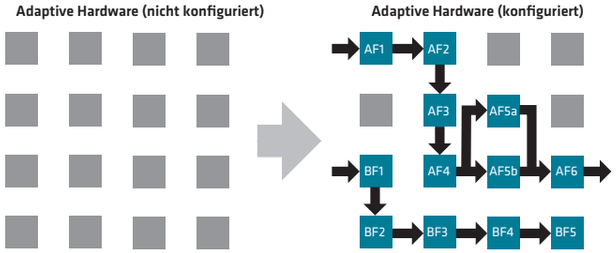
Angesichts der Komplexität vieler integrierter Anwendungen müssen bestimmte Teile des Systems möglicherweise wöchentlich oder sogar täglich aktualisiert werden. Die Quintessenz daraus ist, dass Updates unerlässlich sind. Bei einer herkömmlichen Prozessorarchitektur kann jedoch nur die Software aktualisiert werden. Dies schränkt die Arten von Änderungen ein, die vorgenommen werden können, nachdem ein System bereitgestellt wurde. Entwickler benötigen flexible Architekturen, die die Anpassungsfähigkeit der Software auf die Hardware ausweiten. Lösungen für adaptives Computing von AMD ermöglichen es den Technikern, sowohl die Software als auch die Firmware nach der Bereitstellung zu aktualisieren.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

Der Vorteil programmierbarer Logik

Für viele dieser Designherausforderungen hat sich programmierbare Logik als eine leistungsstarke Technologie erwiesen, die die Flexibilität der Softwareprogrammierbarkeit auf das Hardwaredesign ohne Kompromisse bei der Performance oder Effizienz überträgt.

Standardisierte Chips, wie z. B. herkömmliche Prozessoren, sind Chips mit festen Funktionen. Dies bedeutet, dass sie an die Fähigkeiten, die sie haben, und die Funktionen, die sie unterstützen können, gebunden sind. Zudem haben Chips mit festen Funktionen oftmals Funktionalitäten, die für eine bestimmte Anwendung nicht benötigt werden. Dennoch benötigen diese Funktionen Speicherplatz und können Strom verbrauchen, obwohl sie nicht verwendet werden.



Mithilfe der programmierbaren Logik können Entwickler die Hardware an ihre jeweilige Anwendung anpassen. Nur die Funktionalität, die benötigt wird, wird auf dem Chip implementiert. Zusätzlich kann benutzerdefinierte Logik, wie z. B. ein Prozessor für die Datenvorbearbeitung, in die Verarbeitungskette integriert werden, um den Systemdurchsatz deutlich zu beschleunigen.

WAS IST EIN FPGA?

FPGA-Technologie (Field Programmable Gate Array) hat eine langjährige Geschichte. Xilinx, nun Teil von AMD, stellte 1985 eines der ersten kommerziell nutzbaren FPGAs her. Dieses FPGA, das XC2064, mit programmierbaren Gates und programmierbaren Verbindungen zwischen diesen Gates, hat zur Einführung des Marktes für programmierbare Logik beigetragen.

Mit programmierbarer Logik können Designer benutzerdefinierte Hardware schnell und kostengünstig implementieren. Diese ersten Chips revolutionierten das Design und übertrugen die Softwareflexibilität auf Hardware. Entwickler konnten Schaltungsdesigns auf FPGAs testen und sie in Produktionssystemen einsetzen, um den Betrieb zu überprüfen und eventuelle Fehler zu beheben. Wenn das Design genehmigt wurde, konnten Entwickler sicher auf einen ASIC umstellen. Dieser Workflow beschleunigte das Tempo, mit dem Entwickler komplexe Produkte auf den Markt bringen konnten.

Für viele Anwendungen war die Flexibilität der programmierbaren Logik wichtig genug, um das FPGA im endgültigen Produktionssystem zu implementieren und so einen ASIC zu umgehen. FPGAs konnten vor Ort umprogrammiert werden, wodurch „Hardware"-Schaltungen so einfach wie Software aktualisiert werden konnten.

Seit 1985 hat sich die FPGA-Technologie weiterentwickelt und seither wurde eine Vielzahl von Funktionen und Fähigkeiten integriert. Zum Beispiel konnten FPGAs mit zunehmender Anzahl an Gates einen vollständig integrierten Prozessor enthalten. Dieser Prozessor konnte an eine bestimmte Anwendung angepasst werden, sodass Designer die Performance optimieren konnten, um Echtzeitanforderungen zu erfüllen. Für Funktionen, bei denen Latenz und Durchsatz entscheidend waren, konnten die Verarbeitungselemente parallel dupliziert werden, um die Verarbeitung zu beschleunigen. Da nur die erforderliche Funktionalität auf dem Chip implementiert wurde, konnten auch die Effizienz und der Stromverbrauch optimiert werden.

WAS IST EIN ADAPTIVES SOC?

Adaptive SoCs sind Chips, die auf einer Architektur und Designmethodik für adaptives Computing aufbauen. Diese Systems-on-Chip sind im hohen Maße integriert, um alle erforderlichen Funktionen auf einem einzigen Chip bereitzustellen. In solch einem System können Entwickler auch Whole Application Acceleration (WAA) und Dynamic Function eXchange (DFX) nutzen.

WAA ist ein Designansatz, bei dem Entwickler die Verarbeitung über die gesamte Anwendung hinweg optimieren und beschleunigen. Statt eine Reihe individuell optimierter Untersysteme zu erstellen, wird das gesamte System so implementiert, dass es im Zusammenspiel mit allen seinen Komponenten beschleunigt werden kann, was möglicherweise zu erheblichen Verbesserungen führt.

DFX ist ein Designansatz, bei dem Systemressourcen, die aktuell nicht verwendet werden, einer anderen Aufgabe zur Nutzung neu zugeordnet werden. Ähnlich wie ein Microcontroller die Funktionalität durch die Verwendung unterschiedlicher Software ändern kann, ändert DFX die Funktionalität eines FPGAs durch Rekonfiguration von Teilen der programmierbaren Logik, während der Rest des Designs weiterläuft.

In FPGAs und adaptiven SoCs der nächsten Generation werden fortlaufend neue Funktionen integriert, die für moderne integrierte Anwendungen entscheidend sind. Bei den ursprünglichen FPGAs mussten Designer mit Hardwaredesign-Tools arbeiten, die denen ähneln, die für das Layout eines ASICs verwendet werden. Für moderne

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

Adaptives Computing: Mehr als programmierbare Logik

FPGA-Entwicklungstools ist es sogar möglich, die FPGA-Technologie zu nutzen, ohne Low-Level-Code schreiben zu müssen.

Anstatt Systeme von Grund auf neu zu erstellen, können Entwickler einen umfassenden IP-Katalog von AMD nutzen. Sie können aus einer Vielzahl von produktionsfähigen IP-Blöcken wählen, um das FPGA-Design deutlich zu vereinfachen und zu beschleunigen.

Mit diesen IP-Blöcken können Entwickler Funktionalität schnell und einfach umsetzen. Der benötigte Code wurde bereits geschrieben und getestet und hat sich in realen Anwendungen bewährt. Entwickler können die gewünschten Blöcke einfach per Drag-and-Drop auswählen. Die Entwicklungsplattform macht es einfach, die Funktionalität zu partitionieren, ein Fabric zu erstellen und Blöcke zu verbinden, um benutzerdefinierte Schaltungen zur Optimierung der Performance zu erstellen.

Der IP-Katalog von AMD beinhaltet mehr als 70 verschiedene IP-Angebote, wie MicroBlaze™, MicroBlaze™ V auf Basis des RISC-V-Anweisungssatzes, Ethernet, 1/10/25GigE Vision, PCI Express®, CAN, SPI, I2C und mehr.

Dank dieser großen Vielfalt an IP-Blöcken können Entwickler schnell benutzerdefinierte Systeme erstellen, die für ihre Anwendungen optimiert sind. Vollständige Beispieldesigns sind ebenfalls für eine Vielzahl von Anwendungen verfügbar, wie z. B.:

- AMD MicroBlaze™ V Referenzdesign
- PWM Controller Referenzdesign
- SPI Flash Controller Referenzdesign:
- UART Communication Referenzdesign

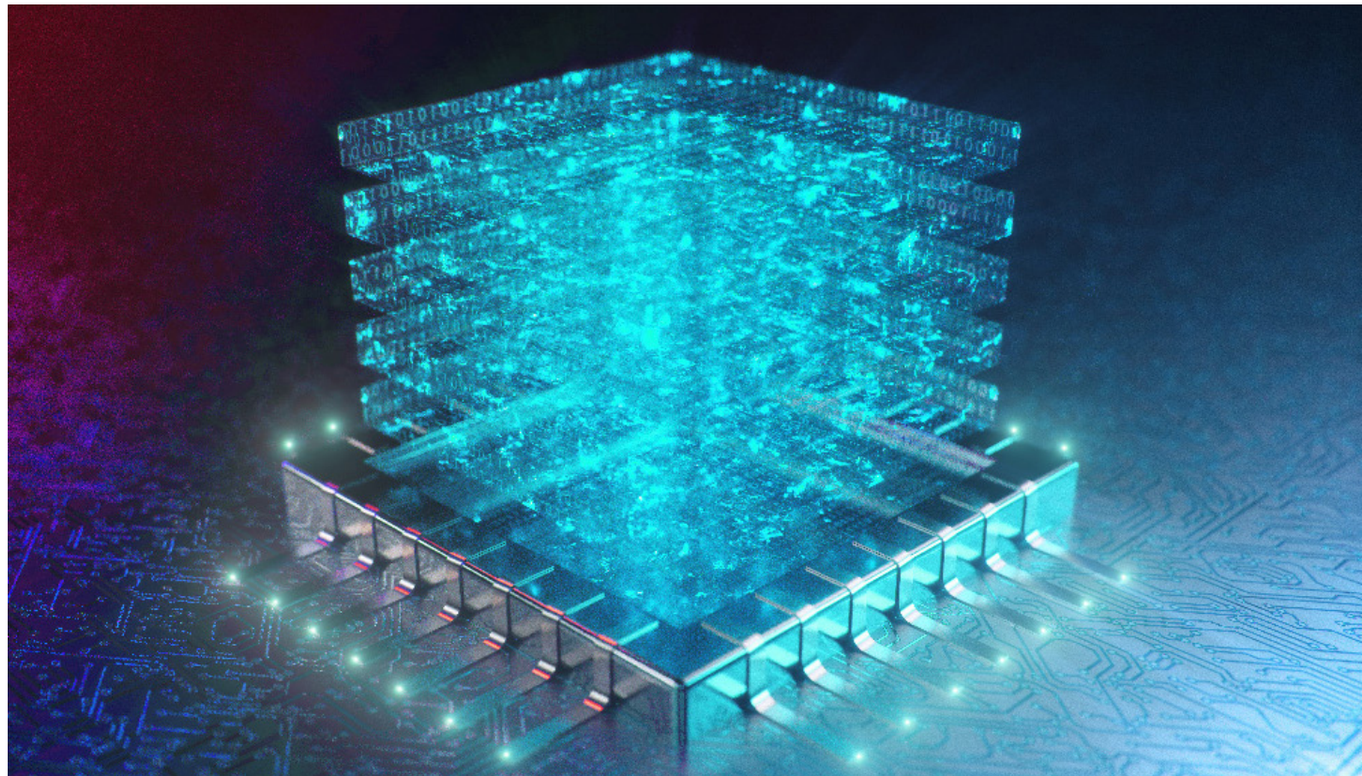
HARDWAREPERFORMANCE MIT SOFTWAREFLEXIBILITÄT

Um eine hohe Performance, ultraniedrige Latenz oder einen geringen Stromverbrauch zu erzielen, ist die Hardwarebeschleunigung von entscheidender Bedeutung. Beispielsweise benötigt man sowohl für die Objekterkennung auf einem Fließband als auch für die Spracherkennung komplexe Algorithmen. Die Anwendungsarchitektur muss angepasst werden, um eine optimale Performance und Effizienz zu erreichen. Viele Designer optimieren die Verarbeitung durch die Entwicklung eigener ASICs oder SoCs.

Bei einem ASIC-Ansatz benötigen die Entwickler jedoch mehr als 18 Monate, um ein neues Design umzusetzen. Zudem sind alte im Einsatz befindliche Chips an ihre bestehenden Funktionen gebunden.

Statt die Kosten und den Zeitaufwand für die Entwicklung eines ASICs auf sich zu nehmen, haben Designer die Möglichkeit, ihre Anwendungen auf einer Plattform für adaptives Computing zu erstellen. Anstatt Hardware mit festen Funktionen zu verwenden – einschließlich Coprozessoren wie DSPs und GPUs –, wird Funktionalität über programmierbare Logik umgesetzt.

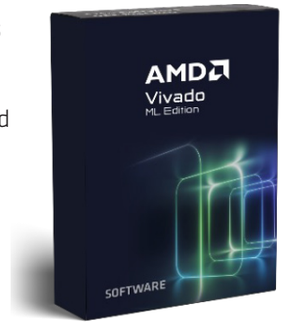
Das Herzstück des adaptiven Computings ist, dass die Verarbeitung auch in der Lage sein muss, sich an Änderungen bei den Anwendungsanforderungen, Daten und den für die Verarbeitung verwendeten Algorithmen



ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

SEITENLEISTE

AMD Vivado™ Design Suite: Die optimierte Produktionsentwicklungsplattform für FPGA-Design



Hochwertige Designtools und Expertensupport können die Entwicklung deutlich vereinfachen und beschleunigen.

Schnellere Markteinführungszeiten können zu einem Wettbewerbsvorteil und geringeren Entwicklungskosten führen, da Produkte schnell entwickelt und bereitgestellt werden können.

Viele FPGA-Anbieter liefern Tools, die Designern unbekannt sind. Außerdem sind diese Tools nicht ausgereift oder haben sich nicht als stabil erwiesen und haben oft nur begrenzte IP-Bibliotheken zur Verfügung.

Wenn man Produkte entwickelt, möchte man nicht mit mehreren Tools von verschiedenen Anbietern arbeiten, um vom Konzept zum endgültigen Design zu gelangen. Die AMD Vivado™ Design Suite bietet eine End-to-End-Entwicklungsumgebung vom Linting über Synthese, Place-and-Route, Timing-Analyse und Abschluss bis zur Fehlerbehebung und Simulation. Zusätzlich bietet AMD weltweiten technischen Support, um den Designprozess weiter zu beschleunigen. *Hier* erfahren Sie mehr über die Vivado Design Suite.

anzupassen. So entwickeln sich beispielsweise Anwendungen wie KI und Embedded Vision weiter, und die zugrundeliegenden Algorithmen ändern sich ebenfalls. Eine Plattform für adaptives Computing, wie FPGA oder adaptives SoC, ermöglicht die Übertragung von Änderungen. Damit kann sichergestellt werden, dass die Anwendung auch lange nach der Bereitstellung optimierte Performance und ultraniedrige Latenz bietet. Das Ergebnis ist eine Architektur, die Hardwareperformance in Echtzeit mit der Flexibilität der Implementierung von Software liefert.

OPTIMIERTE PERFORMANCE MIT GEHÄRTETEN FUNKTIONEN

Während programmierbare Logik eine Kernkompetenz eines FPGA ist, bieten die FPGAs von heute durch Integration noch viel mehr Funktionalität. Es gibt bestimmte häufig verwendete Funktionen, die von vielen Anwendungen gemeinsam genutzt werden. Hierzu gehören unterschiedliche Arten von Prozessoren, Kommunikationsprotokolle, Sicherheitsfunktionen und Memorycontroller. Ein Memorycontroller implementiert z. B. eine Schnittstelle nach Industriestandard. Da die meisten Anwendungen nicht angepasst werden müssen, können solche standardisierten Funktionen als gehärtete Blöcke in einem spezifischen FPGA-Chip implementiert werden.

Eine in programmierbarer Logik implementierte Funktion ist als Soft-Funktion bekannt. Gehärtete Funktionen sind standardisierte Fähigkeiten, die in ein FPGA integriert sind. Ein gehärteter Prozessor ist z. B. ein Prozessorkern, der neben den programmierbaren Logikressourcen des FPGAs integriert ist. Ein Soft-Prozessor wiederum wird mithilfe der programmierbaren Logik des FPGA erstellt.

Die Nutzung einer gehärteten Funktion hat den Vorteil, dass sie eine bessere Performance und Energieeffizienz als eine Soft-Funktion bietet. Zudem hat sie ihre eigene dedizierte I/O und verbraucht keine programmierbaren Logikressourcen des FPGA.

Es stehen unterschiedliche gehärtete Funktionen zur Verfügung, die auf den Anwendungsanforderungen basieren. Bislang ist AMD einer von wenigen FPGA-Anbietern, die gehärtete Memorycontroller bereitstellen, um die Performance und Energieeffizienz für FPGA-basierte Anwendungen über externe Speicher zu optimieren.

Nachfolgend finden Sie eine Liste gehärteter Ressourcen:

- Gehärteter LPDDR4x/5
- Gehärteter PCIe®
- Gehärteter UltraRAM
- Gehärteter True Random Number Generator (TRNG)

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

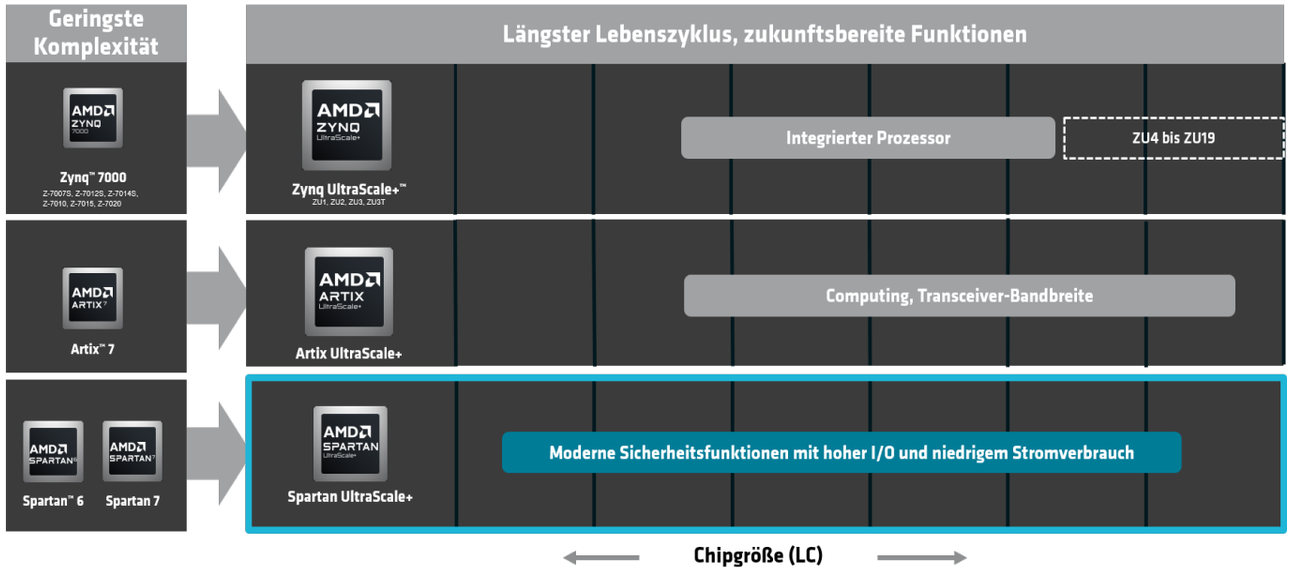
Das kostenoptimierte FPGA-Portfolio von AMD

KOSTENOPTIMIERT. HOHE I/O. ENERGIEEFFIZIENT.

FPGAs werden seit Langem in innovativen Anwendungen verwendet, um eine höhere Performance und Effizienz als bei herkömmlichen Architekturen zu erreichen. Aufgrund ihrer Flexibilität können FPGAs auch in vielen kleinen bis mittleren Anwendungen wie Industriecontroller, I/O-Erweiterung, Platinenmanagement und -steuerung, Überwachungsgeräten für das Gesundheitswesen usw. eingesetzt werden.

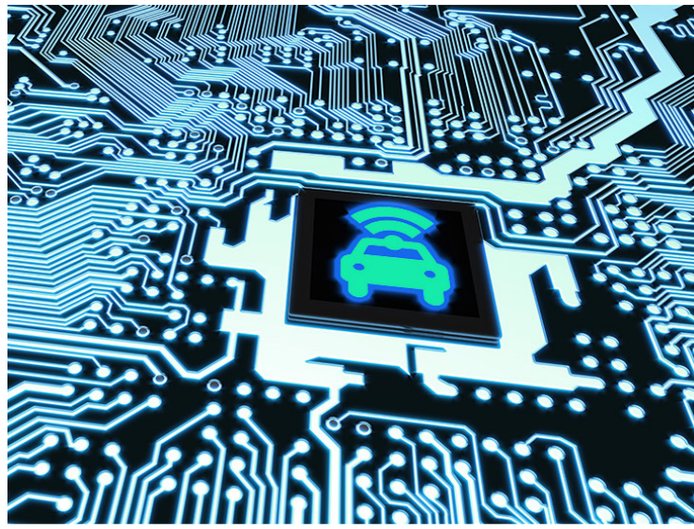
FPGAs sind ein fester Bestandteil der AMD Produkte. Das kostenoptimierte Portfolio bietet eine breite Palette an Produkten mit programmierbarer Logik für eine Vielzahl von Anwendungen. Zehntausende Entwickler nutzen das kostenoptimierte Portfolio von AMD, um flexibles Design, beschleunigte Performance und Energieeffizienz bereitzustellen.

Das kostenoptimierte Portfolio umfasst mehrere FPGA- und adaptive SoC-Familien mit unterschiedlichen Prozessknoten von 45 nm bis 16 nm und beinhaltet auch ausgewählte AMD Zynq™ 7000 SoC-Chips, wie das AMD Zynq™ Z7010 SoC. Beachten Sie dazu das nachstehende Diagramm.



Kostenoptimiertes FPGA-Portfolio von AMD.

Quelle: https://www.avnet.com/wps/portal/apac/products/product-highlights/xilinx-cost-optimized-portfolio/



ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

ARCHITEKTURFUNKTIONEN

Das kostenoptimierte Portfolio von AMD enthält Architekturen, die speziell zur Reduzierung der Kosten und des Stromverbrauchs entwickelt wurden. Zu den weiteren wichtigen Architekturfunktionen, die in ausgewählten Chips verfügbar sind, gehören:

Flexible I/O: Die AMD Spartan™ UltraScale+™ FPGA-Familie bietet ein höheres I/O-Logik-Verhältnis für Ressourcen. Diese I/Os unterstützt 3,3-V-Standards über eine Reihe von Hochgeschwindigkeits-Differenzial-Interfaces hinweg. Dies ermöglicht eine einfachere Integration in häufig verwendeten Geräte.

PCIe®: Mit Unterstützung für PCIe Gen 3 oder Gen 4 Endpunkt- und Root-Port-Implementierungen können diese Geräte mehrere Lanes für Traffic mit hoher Bandbreite zur Übertragung von Daten innerhalb und außerhalb des Chips verarbeiten.

Integrierter Speicher: Block-RAM stellt dedizierte 36-Kb-Speicherblöcke für höchste Flexibilität bereit. Jeder Block-RAM hat zwei Lese- und Schreib-Ports und kann als einzelner 36-Kb-Speicher oder zwei 18-Kb-Speicher implementiert werden. UltraRAM, mit bis zu 18 Mb, dient als On-Chip-Ersatz für Off-Board-Speicher, was zu einer besseren Performance insgesamt führt.

Interne Systemüberwachung: Ein integrierter ADC kann interne Spannungsebenen und die Gerätetemperatur für Systeme überwachen, in denen Schutz, Sicherheit und Zuverlässigkeit entscheidend sind.

VORTEILE

FPGAs aus dem kostenoptimierten Portfolio bieten wesentliche Vorteile. Hierzu gehören:

Kostenoptimierte Performance: Dieses Portfolio aus FPGAs bietet ein ausgewogenes Verhältnis zwischen Funktionsumfang und Preis durch eine große Auswahl an Chips, die kostengünstig die Anforderungen einer Vielzahl von Anwendungen erfüllen.

Energieeffizienz: Mit diesen FPGAs kann ein Gleichgewicht zwischen Performance und Stromverbrauch erreicht werden, um die Fähigkeiten zu bieten, die Anwendungen mit geringem Stromverbrauch benötigen, ohne dabei Kompromisse einzugehen.

Kleine Bauform: Integrierte Anwendungen müssen oft auf begrenztem Raum untergebracht werden. Das kostenoptimierte Portfolio bietet eine Vielzahl von Architekturen, die ein Gleichgewicht zwischen physischer Größe und logischen Ressourcen herstellen.

UMFANGREICHES PORTFOLIO

Jede Familie des kostenoptimierten Portfolios bietet einen einzigartigen Mehrwert:

AMD Spartan™ UltraScale+™ FPGA (wird im nächsten Kapitel erläutert): Liefert das höchste I/O-Logik-Verhältnis im kostenoptimierten Portfolio[1,2]. Somit ist diese Architektur ideal für kostenorientierte Anwendungen mit geringem Stromverbrauch, die umfassende I/O-Funktionen benötigen.

AMD Artix™ UltraScale+™ FPGA: Diese FPGA-Familie bietet einen hohen Datendurchsatz und DSP-Rechenfunktionen sowie bis zu 192 Gb aggregierter Bandbreite für Systeme, die große Mengen an Daten verarbeiten und übertragen müssen.

AMD Zynq™ UltraScale+™ MPSoC: Integriert einen Arm® Prozessor mit programmierbarer Logik in einem Chip für eine leistungsstarke Kombination aus Performance und Flexibilität, um integrierte Verarbeitung zu optimieren und ein hohes Maß an Integration zu liefern. Dadurch entfällt die Notwendigkeit eines externen skalaren Prozessors.

AMD Spartan™ 7 FPGA: Diese FPGA-Familie liefert überragende Performance pro Watt und beinhaltet kleinere Chips mit hoher I/O für Designflexibilität bei Anwendungen, wie Any-to-Any-Konnektivität, Protokollkonvertierung, Bridging, Sensorfusion und Embedded Vision.

AMD Artix™ 7 FPGA: Diese Architektur bietet herausragende Bandbreite für stromsparende Anwendungen mit bis zu sechzehn 6,6-Gb/s-Transceivern und DDR3-Unterstützung.

AMD Zynq™ 7000 SoC: Für High-Performance-Anwendungen kombiniert diese Architektur Single-Chip-Anwendungsprozessoren mit der Flexibilität der programmierbaren Logik von FPGAs. Dies kann dazu beitragen, die Materialkosten und die Die-to-Die-Latenz zu senken.

Siehe Fußnote SUS-001, SUS-01

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

SEHR HOHE SKALIERBARKEIT

Das kostenoptimierte Portfolio ist wesentlicher Bestandteil der FPGA-Angebote von AMD. Durch die Unterstützung der Designs für kleine bis mittlere Systeme mit dem kostenoptimierten Portfolio stellt AMD sicher, dass Entwickler für jede Anwendung Zugang zu der robusten Technologie der programmierbaren Logik haben.

Die große Vielfalt des Produktportfolios von AMD für FPGAs und adaptive SoCs ist ein wichtiger Bestandteil für die Unterstützung der Entwickler durch das Unternehmen. Durch die Bereitstellung vieler Optionen können Entwickler die Komponenten richtig dimensionieren, um ein Gleichgewicht zwischen Performance, Preis und Stromverbrauch für ihre Anwendung zu schaffen. So können Entwickler gewährleisten, dass die Ressourcen der programmierbaren Logik effizient genutzt werden.

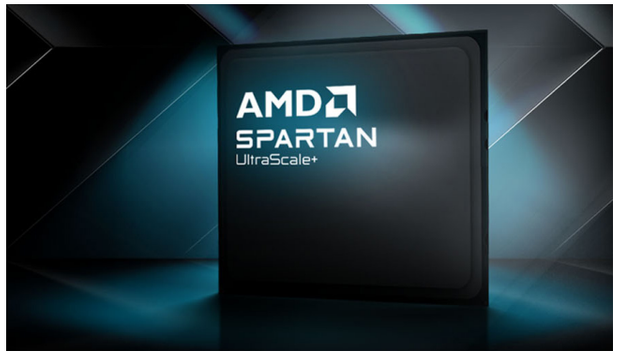
Dieses umfangreiche Portfolio bietet zudem Skalierbarkeit, damit Entwickler sich im Portfolio sowohl nach oben als auch nach unten bewegen können, wenn sich ihre eigenen Produktlinien weiterentwickeln. Werden für ein hochwertigeres System mehr Funktionen benötigt, ist oft ein FPGA mit der optimalen Kombination aus Ressourcen verfügbar. Ähnlich verhält es sich, wenn ein OEM ein Produkt mit kleinerem Umfang erstellen möchte. In diesem Fall kann er ein kleineres FPGA wählen, das die richtige Mischung aus Ressourcen für die Aufgabe bietet.

Schließlich bedeutet die Bandbreite des Portfolios, dass Entwickler nicht zwischen Produktfamilien wechseln müssen, wenn sie ihre eigenen Produktlinien erweitern. Die Möglichkeit, die gleiche FPGA-Familie innerhalb einer Produktlinie verwenden zu können, bietet viele Vorteile. Hierzu gehören die Möglichkeit, bestehendes IP zu nutzen und bei der AMD Vivado™ Entwicklungsplattform zu bleiben.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

AMD Spartan™ UltraScale+™ FPGA-Familie

KOSTENOPTIMIERT, HOHE I/O, GERINGER STROMVERBRAUCH, FPGAS MIT SICHERHEITSFUNKTIONEN



Das neueste Mitglied des AMD FPGA Portfolios ist die AMD Spartan UltraScale+ FPGA-Familie. Die Spartan FPGA-Familien haben eine lange Tradition in der Bereitstellung effizienter und flexibler programmierbarer Logik für Anwendungen mit Größen-, Leistungs- und Kostenbeschränkungen. Die ersten Spartan FPGAs wurden 1998 entwickelt und im Jahr 2000 ausgeliefert. Sie haben im Laufe der Jahre eine wichtige Rolle bei vielen bahnbrechenden Anwendungen, z. B. Weltraummissionen, gespielt.

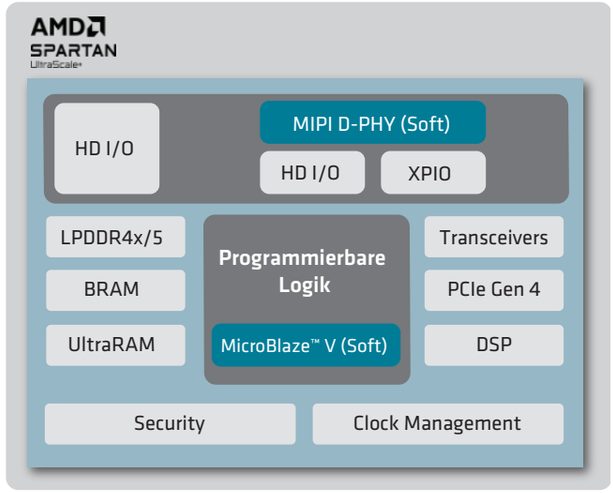
AMD ist sich bewusst, dass sich Markt- und Anwendungsanforderungen mit der Zeit ändern. Seit über 20 Jahren wird die Spartan Familie mit neuen Fortschritten und Innovationen weiterentwickelt. Die neueste Generation der Spartan UltraScale+ Familie bietet noch mehr Funktionen als jemals zuvor.

Die Spartan UltraScale+ Familie wurde für eine Vielzahl integrierter Anwendungen entwickelt und kostenoptimiert. Sie eignet sich ideal für sichere Anwendungen mit niedrigerem Stromverbrauch, einschließlich Embedded Vision, industrielles IoT, industrielles Netzwerk, Roboter, intelligente Städte, Gesundheitswesen, KI an der Edge, sichere Kommunikation, Video, Broadcast und mehr.

FUNKTIONEN DER FAMILIE

Die AMD Spartan UltraScale+ FPGA-Familie beruht auf einer bewährten 16-nm-Architektur und bietet eine hohe I/O-Anzahl und einen erweiterten Funktionsumfang:

- LPDDR4x/5-Schnittstellen für Speicherzugriff mit hohem Durchsatz und niedriger Latenz
- MIPI D-PHY für den Anschluss der neuesten Kameras und Displays mit hoher Auflösung
- PCIe® Gen4-konform für standardisierte Konnektivität zu externen Systemen
- Moderne Sicherheitsfunktionen wie die von NIST geprüfte Post-Quantum-Kryptographie zum Schutz der angeschlossenen Geräte.



ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

WICHTIGSTE VORTEILE

Die AMD Spartan™ UltraScale+™ FPGA-Familie bietet Entwicklern zahlreiche Vorteile, u. a.:

Verhältnis zwischen hoher I/O und Logik: Ein wichtiger Faktor bei vielen integrierten Anwendungen ist die Möglichkeit, eine Schnittstelle zu vielen Komponenten auf Platinenebene über verschiedene Protokolle/Standards herzustellen. Aus diesem Grund bieten alle neun AMD Spartan™ UltraScale+™ FPGAs eine hohe Anzahl an I/O im Verhältnis zum Umfang der programmierbaren Logik. Dies ermöglicht es Entwicklern, Systeme zu entwerfen, die eine große Menge an I/O am Edge auf einer kleinen Fläche aggregieren können. So können die Kosten für I/O-lastige Anwendungen mit niedriger Logik gesenkt werden.[3] Dank diesen umfangreichen I/O-Funktionen mit Unterstützung von 1,2 V bis 3,3 V kann die Spartan UltraScale+ Familie benutzerdefinierte Logik nahtlos integrieren, um Verbindungen mit mehreren Sensoren, Geräten und externen Systemen herzustellen.

Moderne Sicherheit: Integrierte Funktionen bieten Schutz vor Sicherheitsbedrohungen, sodass die Entwickler auf die Sicherheitsfunktionen und die Zuverlässigkeit ihrer Designs vertrauen können. Es stehen mehrere Sicherheitsebenen zur Verfügung, u. a. von NIST geprüfte Post-Quantum-Kryptographie, Secure Boot, Verschlüsselung und Schlüsselverwaltung.

Energieeffizienz: Spartan UltraScale+ FPGAs sind darauf ausgelegt, die Systemleistung, die I/O-Performance und den Schutz zu optimieren.

Unterstützung für Mainstream-Schnittstellen: Die AMD Spartan™ UltraScale+™ FPGA-Familie unterstützt die wichtigsten Standardschnittstellen, wie LPDDR4x/5, MIPI D-PHY und PCIe® Gen4, damit die optimale Integration in bestehende Systeme möglich wird. Zusätzlich sind diese Schnittstellen gehärtet, wodurch ihre Performance und Effizienz bei geringem Stromverbrauch maximiert und gleichzeitig die Ressourcen der programmierbaren Logik geschont werden.

Qualitäts-Entwicklungsplattform: Die AMD Spartan™ UltraScale+™ Familie wird durch die stabilen und benutzerfreundlichen AMD Vivado™ Entwicklungstools unterstützt. Da viele Designer bereits mit Vivado vertraut sind, können Entwickler die Produktivitätsvorteile dieser Plattform und das umfangreiche IP-Portfolio nutzen, um das Design zu beschleunigen und die Produkte schnell auf den Markt zu bringen.

INDUSTRIE UND EDGE

- Fabrikautomation und Roboter
- IIoT-Gateways und Edge-Appliances
- Intelligente Städte und intelligente Stromnetze

GESUNDHEITSWESEN UND WISSENSCHAFT

- Medizinische Geräte
- Bildgebung (Ultraschall, CT/MRT, Endoskopie)

KABELGEBUNDEN UND KABELLOS

- Kabellose Infrastruktur
- Zugangsnetz und Konnektivität

RECHENZENTRUM UND CLOUD

- Speicherbeschleunigung
- Data Center Interconnect

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

Auswahl des richtigen programmierbaren Chips

Bei einer so großen Auswahl an Chips, die im kostenoptimierten Portfolio zur Verfügung stehen, kann die Wahl eines FPGA oder adaptiven SoC sehr schwierig erscheinen. Zu Beginn sollte ermittelt werden, ob ein integrierter Prozessor erforderlich ist. Ein Soft-Prozessor (IP-basiert) bietet Flexibilität bei der Auswahl und Umsetzung. FPGAs mit einem gehärteten integrierten Prozessor (z. B. adaptive SoCs) sind ebenfalls für hohe Performance und Energieeffizienz verfügbar.

Als Nächstes muss überlegt werden, ob High-Speed-Transceiver benötigt werden. Das AMD Artix UltraScale+ FPGA bietet z. B. eine hohe Anzahl an Transceivern bei geringerer FPGA-Komplexität.

Anschließend muss die Anzahl der benötigten logischen Ressourcen abgeschätzt werden. Es gibt eine Ressourcenschätzung in der AMD Vivado™ Design Suite während der Design-Implementierungsphase, mit der Entwickler mehr über die Nutzung der verschiedenen FPGA-Ressourcen erfahren, einschließlich der logischen Zellen, Flipflops, Block-RAMs, DSPs und I/O-Pins. Die Anzahl der erforderlichen Look-up-Tabellen (LUTs) hilft dabei, die beste Familie und das beste FPGA innerhalb dieser Familie zu ermitteln. Bei der Bewertung der logischen Ressourcen während des gesamten Projektlebenszyklus ist es wichtig, Änderungen bei Umfang und Anforderungen zu berücksichtigen, die zu einem Anstieg der benötigten logischen Ressourcen führen können.

An dieser Stelle tragen Anforderungen wie Größe, Gewicht und Stromverbrauch dazu bei, den Entscheidungsprozess abzuschließen. Zahlreiche Technologien und Optionen sind verfügbar, um das FPGA für zentrale Anforderungen zu optimieren. AMD stellt z. B. viele Chips zur Integrated-Fan-Out-(InFO-) oder Chip-Scale-Package-(CSP-)Montage bereit, die die Fläche und Höhe der Platine im Vergleich zur Flip-Chip-Montage reduziert.

Einer der Hauptvorteile des breiten kostenoptimierten Portfolios ist schließlich, dass es oft eine Vielzahl von ähnlichen Chips mit feinen Unterschieden in den Fähigkeiten und Kapazitäten gibt. Im letzten Schritt muss schließlich die richtige Auswahl getroffen werden, um die endgültigen Anwendungsanforderungen zu erfüllen. Dank der umfangreichen Auswahlmöglichkeiten können Sie den optimalen Chip wählen, bei dem Sie nur für das bezahlen, was Sie tatsächlich benötigen.

OPTIMALE NUTZUNG DER PROGRAMMIERBAREN RESSOURCEN

Ein wichtiger Schritt bei der Auswahl des richtigen FPGA ist, zu verstehen und richtig einzuschätzen, wie viele programmierbare Logikressourcen benötigt werden, um die erforderliche Funktionalität zu implementieren. Allerdings müssen wichtige Faktoren berücksichtigt werden, wenn die Ressourcenzuweisung geschätzt wird.

Geräte mit einer guten Auswahl an gehärteten Funktionen müssen diese Funktionen z. B. nicht über die begrenzten programmierbaren Logikressourcen eines FPGAs implementieren. Damit können Entwickler kleinere FPGAs verwenden, was den Stromverbrauch und die Größe insgesamt reduziert.

Eine oft übersehene Überlegung bei der Schätzung des Ressourcenbedarfs ist die interne Fabric oder Interconnect. AMD nutzt einen gehärteten Interconnect für das interne Routing innerhalb des FPGA. Dies führt zu einer hervorragenden Nutzung der programmierbaren Logikressourcen im Vergleich zu FPGAs, die auf einem Soft-Interconnect basieren. Bei einem Soft-Interconnect müssen die Ressourcen, die als Datenressourcen verwendet werden könnten, für das Fabric genutzt werden.

Deshalb ist es bei einem Vergleich unterschiedlicher Architekturen wichtig, die Interconnect-Fabric zu berücksichtigen. Entwickler, die sich nur auf die Logikanforderungen konzentrieren, werden feststellen, dass sie zahlreiche weitere Ressourcen benötigen, um die Logik zu verknüpfen.

In der nachstehenden Tabelle werden die wichtigsten Funktionen und die Funktionalität von einigen der vielen Produkte im kostenoptimierten Portfolio von AMD präsentiert.

	AMD Spartan™ 7 FPGA	AMD Artix™ 7 FPGA	AMD Artix™ UltraScale+™ FPGA	AMD Spartan™ UltraScale+™ FPGA	AMD Zynq™ 7000 SoC Z-7007S, Z-7010, Z-7012S, Z-7014S, Z-7015, Z-70202	Zynq UltraScale+ MPSoC ZU1, ZU2, ZU3, ZU3T
Logikzellen / Systemlogikzellen (K)	102	215	308	218	85	157
RAM gesamt (Mb)*	5,4	16,0	15,2	26,79	5,9	21,2
DSP-Schichten	160	740	1200	384	220	576
Transceiveranzahl bei Geschwindigkeit (Gb/s)	-	16 bei 6,6	12 bei 16,375	8 bei 16,375	4 bei 6,25	4 bei 6,0 und 8 bei 12,5
DDR-Schnittstelle bei Geschwindigkeit (Mb/s)	DDR3 bei 800 (Soft MC)	DDR3 bei 1.066 (Soft MC)	DDR4 bei 2.400 (Soft MC)	LPDDR4x/5 bei 4.266 (Hard MC) und DDR4 bei 2.400 (Soft MC)	DDR3 bei 1.066 (Hard MC)	DDR4 bei 2.666 (Hard MC)
PCI Express® Schnittstelle	-	Gen2x4	Gen4x4	Gen4x8	Gen3x8	Gen3x8
I/O-Pins	400	500	304	572	252	466

ÜBERSICHT 2

AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3

DER VORTEIL PROGRAMMIERBARER LOGIK 5

ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6

DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8

SPARTAN™ ULTRASCALE+ FAMILIE 11

AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13

AUSWAHL DES RICHTIGEN PARTNERS 14

AMD – DER FÜHRENDE FPGA-ANBIETER 15

FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16

KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17

ZUSAMMENFASSUNG 18

WEITERE RESSOURCEN 19

Auswahl des richtigen Partners

Es ist wichtig, daran zu denken, dass es bei der Auswahl eines FPGA um mehr geht als nur um den Chip. Sie bauen eine Partnerschaft mit Ihrem Lieferanten auf, und Ihr Erfolg auf dem Markt hängt davon ab, ob Ihr Lieferant die von Ihnen benötigten Chips zur Verfügung stellen kann, wenn Sie sie brauchen.

Hier sind einige wichtige Fragen, die Sie sich bei der Wahl des FPGA-Partners stellen sollten:

Wie komplex sind die Entwicklungstools?

Ein wichtiger Aspekt bei der Auswahl des richtigen Chips für programmierbare Logik ist die Toolchain, mit der Sie die Fähigkeiten des Chips ausschöpfen können. Marktneulinge bieten FPGAs mit Tools an, die sich oft noch nicht bewährt haben. Es kann frustrierend sein, diese Tools zu erlernen und zu benutzen, da keine Zeit war, sie zu verbessern.

Wie skalierbar ist die FPGA-Familie von AMD?

FPGAs, die für hochspezialisierte Anwendungen konzipiert wurden, können bei Umfang und Performance zu eng gefasst sein, und es gibt inhärente Risiken bei der Arbeit innerhalb eines begrenzten Portfolios an Chips. Wenn Ihre Anwendung z. B. mehr oder weniger I/O als die verfügbaren Optionen benötigt, ist man entweder gezwungen, die Performance zurückzuskalieren oder die Kosten zu erhöhen, um ein für die Anwendung passendes FPGA zu finden. Ohne eine umfassende Verfügbarkeit von Optionen kann sich die fehlende Möglichkeit, ein FPGA für Ihre Anwendung richtig zu dimensionieren, in einer längeren Entwicklungszeit und/oder höheren Gerätekosten niederschlagen.

Können Sie mit der Nachfrage Schritt halten?

Die Zuverlässigkeit der Lieferkette ist entscheidend für den Erfolg auf dem Markt. Um erfolgreich zu sein, benötigen Entwickler Partner, auf die sie vertrauen und die mit der Marktnachfrage Schritt halten können. Nur weil ein Lieferant Musterchips bereitstellen kann, bedeutet dies nicht notwendigerweise, dass sie die Produktionsmengen in dem von Ihnen gewünschten Zeitrahmen liefern können. Und wenn Ihr Lieferant nicht schnell genug an Dynamik gewinnt, kann seine Produktlinie oder sogar sein ganzes Unternehmen scheitern, was wiederum Ihre Produktlinie oder sogar Ihr Unternehmen in Gefahr bringt.

Wie lange produziert und unterstützt AMD diese Komponenten?

Jedes Jahr wird eine große Anzahl neuer Chips auf den Markt gebracht. Viele dieser Chips werden von Start-ups oder Unternehmen angeboten, die neu in einer bestimmten Branche sind. Allerdings können Angebote, die keine ausreichende Marktdurchdringung erreichen, so schnell wieder verschwinden, wie sie aufgetaucht sind. Ohne ein Versprechen hinsichtlich der Langlebigkeit des Produkts könnte ein OEM möglicherweise feststellen, dass ein wichtiger Chip gerade dann nicht mehr verfügbar ist, wenn sich sein Produkt auf dem Markt durchzusetzen beginnt.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

AMD – der führende FPGA-Anbieter

Seit fast 40 Jahren ist AMD führend bei FPGA-Technologie (Xilinx vor der Übernahme). Vom kostenoptimierten Portfolio bis zu innovativen adaptiven SoCs bietet AMD eine breite Palette an FPGA- und adaptiven SoC-Produkten. Unser umfangreiches Portfolio für FPGAs bringt die Vorteile der programmierbaren Logik in fast jede Branche und Anwendung.

Als einer der weltweit führenden Hersteller kann AMD die Serienproduktion und den Support bereitstellen, den Entwickler für ihren Erfolg benötigen. AMD verfügt über eine stabile Lieferkette, die darauf ausgelegt ist, die Massenproduktion über eine Vielzahl von Anwendungen zu unterstützen. AMD weist auch eine Unternehmensstabilität mit nachgewiesener Erfolgsbilanz auf. Anders ausgedrückt, AMD hat die Stabilität, um sein Versprechen hinsichtlich Produktverfügbarkeit in großen Mengen über den Lebenszyklus eines Produkts hinweg zu halten.

Diese Faktoren ermöglichen es AMD, überragende Produktqualität mit Unterstützung eines hervorragenden, reaktionsschnellen Supportteams zu bieten und eine zuverlässige Lieferkette bereitzustellen, auf die man sich verlassen kann.

Durch die Entscheidung für eine Zusammenarbeit mit AMD entscheiden sich Kunden für das branchenführende Unternehmen[4] und den Erfinder der FPGA-Technologie. Sie gewinnen einen verlässlichen Partner, der sich für die Weiterentwicklung der FPGA-Technologie engagiert. Mit der Einführung der AMD Spartan™ UltraScale+™ Familie demonstriert AMD seine kontinuierlichen Investitionen und sein Engagement für den kostengünstigen FPGA-Markt.

KOMPONENTEN FÜR DIE LEBENSDAUER IHRER PRODUKTE

Bei der Wahl eines Technologiepartners ist es für Entwickler entscheidend, einen Lieferanten auszuwählen, der versteht, wie wichtig die Komponentenverfügbarkeit für den Erfolg ist. Automobil-, Industrie-, Medizin- und andere integrierte Anwendungen haben normalerweise einen viel längeren Produktlebenszyklus als Verbraucherprodukte. Um Entwicklern die Gewissheit zu geben, dass die Komponenten, auf die sie angewiesen sind, während der gesamten Lebensdauer ihres Produkts verfügbar sein werden, engagiert sich AMD für die Langlebigkeit der Produkte.

AMD unterstützt einen Produktlebenszyklus von mindestens 15 Jahren und gibt Entwicklern so das Vertrauen in die Verfügbarkeit von Komponenten, die für den Erfolg ihrer langlebigen Produkte wesentlich sind. Sofern möglich, kündigt AMD Verlängerungen der Lebenszyklen Jahre vorher an. So wurde z. B. der Produktlebenszyklus sämtlicher AMD Zynq™ 7-Serie FPGA-Chips und SoCs bis mindestens 2035 verlängert.

QUELLE: https://community.amd.com/t5/adaptive-computing/amd-extends-product-lifecycle-for-all-xilinx-7-series-devices/ba-p/563507. Änderungen der Roadmap vorbehalten.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

FPGAs für künstliche Intelligenz und maschinelles Lernen

Künstliche Intelligenz (KI) und maschinelles Lernen (ML) werden schnell zu einem der wichtigsten Trends in der Elektronikbranche. Für integrierte Designs ermöglicht KI an der Edge, dass Systeme Sensordaten innovativ nutzen können, um Performance, Produktivität, Sicherheit und Zuverlässigkeit zu verbessern. Da sich die KI-Technologie immer weiter entwickelt, ist es wahrscheinlich, dass KI in viele Embedded Systeme integriert wird.

FPGAs entwickeln sich zu einer kosteneffizienten Lösung für KI in integrierten Systemen und an der Edge. FPGAs bieten die Flexibilität, eine Vielzahl von Datentypen zu unterstützen, wodurch die Anpassbarkeit für verschiedene Anwendungen erweitert wird. Zudem verbessert die programmierbare Logik für Edge-Anwendungen, die eine individuelle Verarbeitung benötigen, die Energieeffizienz durch anwendungsspezifischen Kontrolldatenfluss und Speicherhierarchie. Entwickler benötigen Zugang zu flexiblen Ressourcen, die für die spezifische KI-Implementierung angepasst werden können, die ihre Anwendung erfordert.

Damit die Größen-, Kosten- und Leistungsbeschränkungen vieler integrierter und Edge-Anwendungen erfüllt werden, bietet das kostenoptimierte Portfolio für FPGAs von AMD zahlreiche Vorteile. Hierzu gehören:

Flexible Datentypen: Es gibt viele Innovationen für Datentypen, die für KI eingesetzt werden. Mit einem FPGA gibt es keine Beschränkungen hinsichtlich Datentyp. Entwickler können beliebige Datentypen erstellen, die für ihre Anwendung optimiert sind. Selbst Datentypen, die nur ein oder zwei Bit groß sind, sind möglich. Die Möglichkeit, den besten Datentyp für eine Anwendung zu wählen, ist eine einzigartige Fähigkeit von FPGAs.

Komprimierte Algorithmen: FPGAs ermöglichen eine rationelle Verarbeitung durch eine optimierte Berechnung der KI-Algorithmen. So werden unnötige Vorgänge zur Steigerung der Effizienz beseitigt. Wenn ein KI-Algorithmus in einem FPGA implementiert wird, können Knoten, die „null“ sind, eliminiert werden. Dadurch wird der Algorithmus in der Größe ohne Kompromisse bei der Genauigkeit komprimiert oder reduziert.

FPGA-Größe: Die Kombination aus flexiblen Datentypen und komprimierten Algorithmen ermöglicht es Entwicklern, bestimmte KI-Algorithmen äußerst effizient zu implementieren.

Individuelle Implementierung: Entwickler können ein FPGA an das KI-Netzwerk und die Datentypen anpassen, die für eine Anwendung erforderlich sind. Es gibt keine verschwendeten Ressourcen, weshalb die Chipkosten, der Platzbedarf für das System und der Energieverbrauch minimiert werden.

Höhere Effizienz: All diese Faktoren bedeuten, dass viele integrierte KI-Algorithmen mit viel weniger FPGA-Ressourcen als bei einem prozessorbasierten Ansatz umgesetzt werden können. Die Implementierung von Systemen mit wenigen Tausend LUTs auf FPGAs kann den Stromverbrauch deutlich senken, wodurch eine effiziente Alternative für bestimmte Anwendungsfälle bereitgestellt wird.

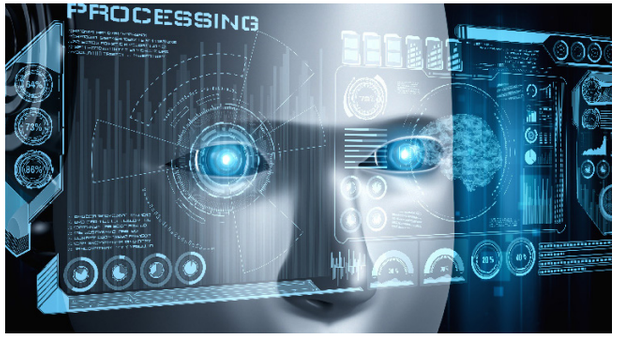
Mit der Effizienz der AMD Spartan™ UltraScale+™ FPGA-Architektur ist es möglich, einige KI-Netzwerke auf einem einzigen Chip zu implementieren.

ÜBERSICHT 2
AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3
DER VORTEIL PROGRAMMIERBARER LOGIK 5
ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6
DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8
SPARTAN™ ULTRASCALE+ FAMILIE 11
AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13
AUSWAHL DES RICHTIGEN PARTNERS 14
AMD – DER FÜHRENDE FPGA-ANBIETER 15
FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16
KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17
ZUSAMMENFASSUNG 18
WEITERE RESSOURCEN 19

Kostenoptimierte FPGA-Anwendungen

Kostenoptimierte FPGAs von AMD sind für eine Vielzahl von Anwendungen nützlich. Hierzu gehören u. a. maschinelles Sehen, Fabrikautomation und medizinische Geräte.

MASCHINELLES SEHEN



Die Technologie für maschinelles Sehen wird in verschiedenen Anwendungen eingesetzt, z. B. für Objekterkennung und -zählung, Fehlererkennung, Zeichenerkennung und Robotersteuerung.

Maschinelles Sehen, bei dem USB-Kameramodule oder Framegrabber verwendet werden, benötigt High-Performance-I/O für eine hochauflösende Bilderfassung und High-Performance-Konnektivität für Geräte, die effizient in oft platzbeschränkten und batteriebetriebenen Umgebungen arbeiten können.

Die kostenoptimierte AMD Spartan™ UltraScale+™ FPGA-Familie auf 16-nm-Basis ist ideal für maschinelles Sehen. Dieses FPGA unterstützt Hochgeschwindigkeitssensoren sowie eine flexible Kameraschnittstelle für x86-Prozessoren – und all das in einem Package mit kleiner Bauform.

FABRIKAUTOMATION

Bei der Fabrikautomation geht es um die Automatisierung von Fertigungsprozessen, um die Kosten zu senken und höhere Effizienzen zu erzielen. Industrie 4.0 macht diese Systeme mithilfe von Industrienetzwerken, KI und Robotern „intelligent“.

Anwendungen für die Fabrikautomation erfordern Konnektivität über verschiedene Kommunikations- und industrielle Ethernet-Standards. Sie erfordern auch die Einhaltung von Sicherheitsstandards auf Systemebene und müssen bei der Pufferung und Speicherung von Daten effektiv sein.

Das kostenoptimierte AMD Spartan™ UltraScale+™ FPGA von AMD ist eine ideale Wahl für Anwendungen für die Fabrikautomation. Es bietet mehrere IP-Optionen von AMD und seinen Partnern: EtherCAT, ProfNET/ ProfiBUS, TSN und/oder CAN. Zudem stellt es komplexe Sicherheitsfunktionen bereit, z. B. Safe Torque Off (STO), Safe Stop (SS1/SS2) und Safe Direction (SDI). Es nutzt auch LPDDR4x/5 für die Off-Chip-Pufferung der Daten.

MEDIZINISCHE GERÄTE

Tragbare medizinische Geräte, wie automatische externe Defibrillatoren (AEDs), können im Notfall Leben retten. Der zuverlässige Betrieb solcher Geräte erfordert eine sichere drahtlose Konnektivität und Zugriffssteuerung, sowie ein flexibles I/O zur Unterstützung vieler verschiedener Sensortypen und eine lange Lebensdauer angesichts der langen Zulassungszyklen der FDA.

Das kostenoptimierte AMD Spartan™ UltraScale+™ FPGA ist die ideale Wahl für tragbare medizinische Geräte, die authentifizierte und verschlüsselte Firmware bereitstellen, um Informationen zu schützen und Manipulationen vorzubeugen. Es unterstützt dank des anpassbaren I/O auch eine Vielzahl von Sensortypen, wodurch die Vielseitigkeit der AED-Geräte verbessert wird. Das Produkt bietet einen Lebenszyklus von 15 Jahren, der für FDA-regulierte medizinische Geräte geeignet ist.

ÜBERSICHT 2

AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3

DER VORTEIL PROGRAMMIERBARER LOGIK 5

ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6

DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8

SPARTAN™ ULTRASCALE+ FAMILIE 11

AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13

AUSWAHL DES RICHTIGEN PARTNERS 14

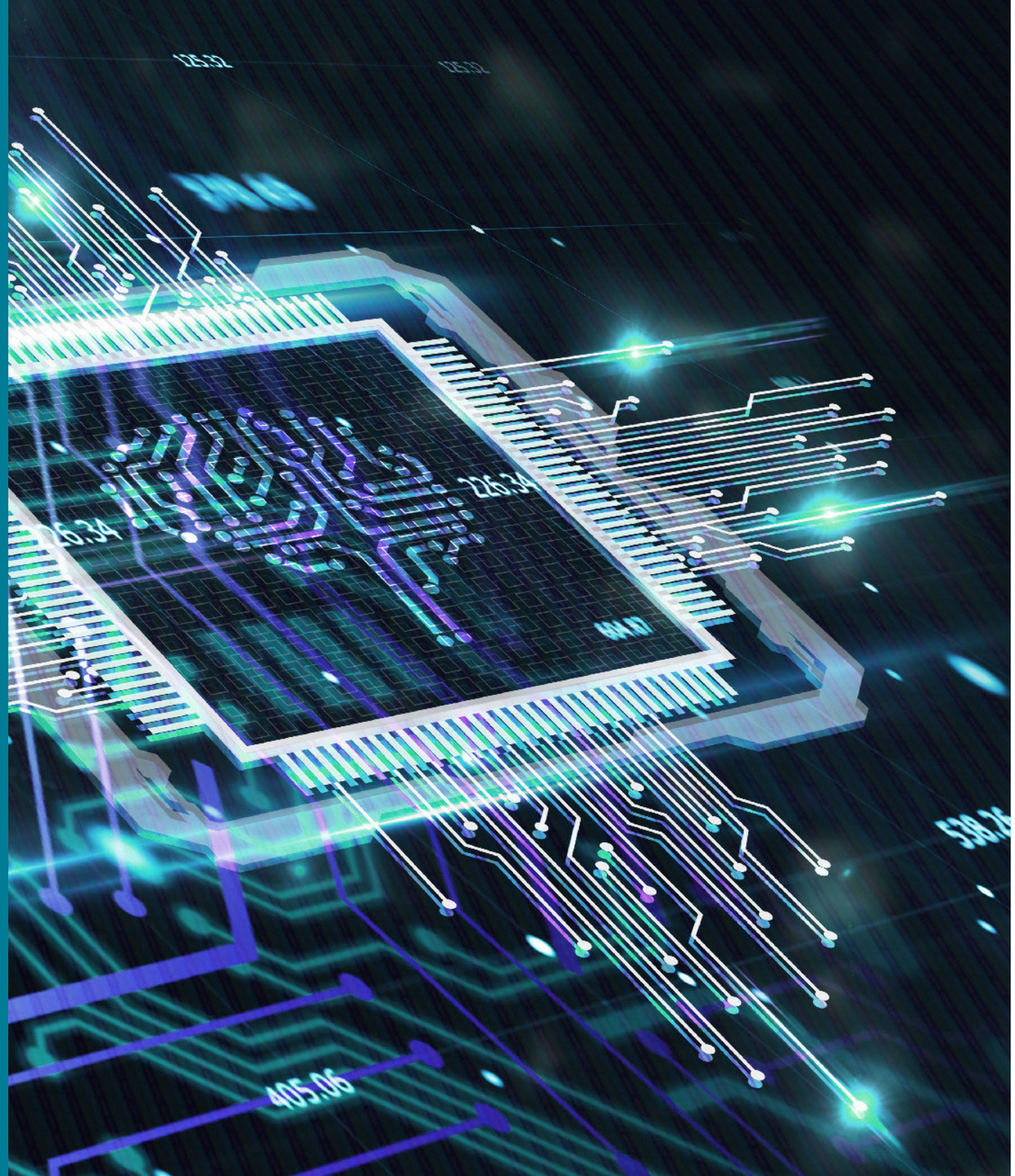
AMD – DER FÜHRENDE FPGA-ANBIETER 15

FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16

KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17

ZUSAMMENFASSUNG 18

WEITERE RESSOURCEN 19



Zusammenfassung

Mit der Einführung der neuen AMD Spartan™ UltraScale+™ FPGA-Familie erweitert AMD das Low-Power und kostenoptimierte Portfolio auf FPGAs der unteren bis mittleren Kategorie. Diese neue Familie sowie das gesamte FPGA-Portfolio ermöglichen es Entwicklern, die vielen Herausforderungen zu bewältigen, die mit neuen Innovationen, Anwendungen und Technologien einhergehen.

Programmierbare Logik bietet eine leistungsstarke Architektur, die die Flexibilität der Softwareprogrammierbarkeit in das Hardwaredesign ohne Kompromisse bei Performance oder Effizienz einbringt. FPGAs sind nicht wie Chips mit fester Funktion auf ihre Fähigkeiten beschränkt und können sich an die sich ändernden Anforderungen des Marktes anpassen. Die flexibelsten Chips sind adaptive SoCs, stark integrierte FPGAs, die eine Single-Chip-Lösung bieten.

Durch die Übernahme von Xilinx ist AMD seit Jahrzehnten führend in der FPGA-Technologie. Mit bewährten Chips, einer der am besten optimierten Entwicklungsplattformen der Branche und unübertroffener Skalierbarkeit können AMD FPGAs Entwicklern den Wettbewerbsvorteil verschaffen, den sie brauchen, um ihre Konkurrenz zu übertreffen.

AMD ist bestrebt, die FPGA-Branche anzuführen. Mit fortlaufenden Investitionen in neue Produktfamilien hat AMD ein unvergleichliches Portfolio für Chips mit programmierbarer Logik. Als bewährter Partner kann AMD hervorragende Komponenten bieten, die durch eine erweiterte Produktverfügbarkeit unterstützt werden.

Weitere Informationen über das kostenoptimierte Portfolio der FPGAs von AMD unter: *www.amd.com/cost-optimized*.

Weitere Informationen über AMD Spartan™ UltraScale+™ FPGAs unter: *https://www.amd.com/spartan-ultrascale-plus*.

ÜBERSICHT 2

AKTUELLE TRENDS UND HERAUSFORDERUNGEN IM ELEKTRONIKDESIGN 3

DER VORTEIL PROGRAMMIERBARER LOGIK 5

ADAPTIVES COMPUTING: MEHR ALS PROGRAMMIERBARE LOGIK 6

DAS KOSTENOPTIMIERTE FPGA-PORTFOLIO VON AMD 8

SPARTAN™ ULTRASCALE+ FAMILIE 11

AUSWAHL DES RICHTIGEN PROGRAMMIERBAREN CHIPS 13

AUSWAHL DES RICHTIGEN PARTNERS 14

AMD – DER FÜHRENDE FPGA-ANBIETER 15

FPGAS FÜR KÜNSTLICHE INTELLIGENZ UND MASCHINELLES LERNEN 16

KOSTENOPTIMIERTE FPGA-ANWENDUNGEN 17

ZUSAMMENFASSUNG 18

WEITERE RESSOURCEN 19

WEITERE RESSOURCEN

- *Kostenoptimiertes Portfolio (xilinx.com)*
- *AMD Spartan™ 7 FPGA-Familie (xilinx.com)*
- *AMD Artix™ 7 FPGA-Familie*
- *AMD Artix™ UltraScale+™ FPGA-Familie*
- *AMD Zynq™ 7000 SoC-Familie*
- *AMD Zynq™ UltraScale+™ MPSoC-Familie*
- *Platinen und Kits für kostenoptimierte Designs*
- *AMD Spartan™ UltraScale+ FPGA-Familie*

ENDNOTEN

1. SUS-001. Basierend auf internen AMD Analysen im Dezember 2023, bei denen das Verhältnis von Gesamt-I/O zu Logikzellen in den AMD Produktdatenblättern für Spartan™ UltraScale+™ FPGAs mit den vorherigen Generationen der kostenoptimierten FPGAs von AMD verglichen wurden.

2. SUS-01. Basierend auf internen AMD Analysen im Dezember 2023, bei denen das Verhältnis von Gesamt-I/O zu Logikzellen in den AMD Produktdatenblättern für Spartan™ UltraScale+™ FPGAs mit den vorherigen Generationen der kostenoptimierten FPGAs von AMD verglichen wurden.

3. SUS-09. Basierend auf einem Datenblattvergleich des AMD Spartan UltraScale+ SU10P FPGA mit Spartan 7 7S50 FPGA und unter Berechnung der Kosteneinsparungen pro I/O basierend auf AMD Listenpreisen im Februar 2024, für Benutzerdesigns, die mindestens 200 GPIO erfordern. Preisänderungen vorbehalten. Ergebnisse können abweichen.

4. SUS-12. Umsatzdaten, Omida Competitive Landscape Tool CTL Quarterly Semiconductor Market Share, November 2023.

© Copyright 2024 Advanced Micro Devices, Inc. Alle Rechte vorbehalten. AMD, das AMD Pfeillogo, AMD MicroBlaze, Vivado, Zynq, UltraScale+, Spartan, Artix, Virtex, Vivado, Kintex und andere designierte Marken, die hier enthalten sind, sind Marken von Advanced Micro Devices, Inc. Andere Produktnamen in diesem Dokument dienen nur zur Information und können Marken ihrer jeweiligen Inhaber sein.
PID#231950202-A