



コスト重視 FPGA と アダプティブ SoC 製品を 活用してイノベーションを実現

性能と効率を損なわずに
デザインを向上

AMD
together we advance_

概要 2

電子設計における
現在の動向と課題 3

プログラマブル
ロジックの利点 5

アダプティブ
コンピューティング：
プログラマブル
ロジックを超越 6

AMD コスト重視 FPGA
製品ポートフォリオ 8

AMD Spartan™ UltraScale+™
FPGA ファミリ 11

適切なプログラマブル
デバイスの選択 13

適切なパートナーの
選択 14

AMD - FPGA のリーダー 15

人工知能および
機械学習向けの FPGA 16

コスト重視 FPGA
アプリケーション 17

まとめ 18

その他のリソース 19

概要

モノのインターネット (IoT)、マシン ビジョン、エッジ AI などのイノベーションを活用するため、開発者は柔軟性、高い電力効率、そして低コストを兼ね備えた新しいアーキテクチャを必要としています。この eBook では、FPGA、アダプティブ SoC、ASIC、その他の標準プロセッサの違いを解説し、アプリケーションに最適なアプローチを決定する際に役立つ情報を提供します。

ここでは主にコスト重視 FPGA およびアダプティブ SoC テクノロジーに焦点を当て、これらを使用することにより、性能や効率を損なわずに、ソフトウェアのプログラマビリティという柔軟性がハードウェア設計にもたらされることを示します。

また、AMD のコスト重視デバイスの今後について説明し、プログラマブル ロジックの利点をほぼすべてのアプリケーションで活用できるようにする、ローエンドおよびミッドレンジ FPGA で構成されるコスト重視製品ポートフォリオ (COP) に対する AMD の長期的な取り組みについて紹介します。



概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD - FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

電子設計における現在の動向と課題

イノベーションの波が起こるたびに、新しいアプリケーションへの可能性が開かれると同時に、新しい設計の課題も生まれます。今日のエレクトロニクス業界を駆動する業界とテクノロジーの動向には、次のようなものがあります。

動向

I/O: つながっているということの利点を考えると、今後数年でほぼすべてのエンベデッド デバイスが接続されるようになる可能性があります。そして、これらのデバイスに接続されているあらゆるセンサーからの情報を読み取るため、さらに多くの I/O が必要となるでしょう。オートモーティブ アプリケーションのセンサー市場だけでも、2022 年には 345.9 億ドルに及び、次の 10 年間にこの倍以上の 764.3 億ドルに成長すると見込まれています¹。リアルタイム応答性により、システムがデータを即使用できるため、すべてのレベルで効率が向上します。

電力効率: この 10 年間で、消費者にとっても企業にとっても、電力の節約がますます重要になってきました。このことと、デバイスへの電力供給の運用コストが高いことから、あらゆる電子機器、特に常時稼働するコネクテッド デバイスで、消費電力を最小限に抑えようとする傾向が見られます。システム オン チップ (SoC) とも呼ばれる高度に統合されたデバイスは、機能が 1 つのデバイスにまとめられるという利点があり、システムの全体的なフォーム ファクターを縮小すると共に、電力消費も削減します。

セキュリティ: サイバー攻撃 (およびサイバー攻撃が収益に与える打撃) が増大していることから、IoT セキュリティは不可欠です。とはいえ、データ漏洩の真のコストを算出するのは困難です。罰金や復旧費用などの直接的なコストに加え、顧客の信頼の損失や全体的なブランド イメージの低下による影響もあります。

エッジ AI: IoT がもたらした最も重要な利点の 1 つは、人工知能 (AI) を活用するためのデータが利用できるようになったことです。AI がエッジに移動するのを受け、AI を導入またはサポートするための、より高度なデバイスが必要となります。リアルタイム応答性を提供するには、センサー データを収集してから、それを処理して操作を実行するまでのレイテンシを短くすることが必要です。

設計課題

テクノロジーが進歩するにつれ、設計上の新しい課題も生まれます。たとえば、インターネットがその登場以来、ほぼすべての業界にもたらした価値を考えてみてください。それと同時に、

有線 / 無線接続の管理、大量のデータの管理、データの保護など、開発者が克服しなければならない新しい問題も生まれました。開発者は今後数年、次のような多くの課題に対処する必要があります。

柔軟性: 開発者が克服すべき設計課題の中でおそらく最も重要なのが、適応性です。プログラマブル ソリューションでは、システムを開発し運用を開始した後に、簡単にアップデートできます。アプリケーション要件の変更に対応するには、システムだけでなく、システムのハードウェアも長期にわたり柔軟にアップデートできるだけの適応性が必要です。つまり、運用開始後にハードウェアを変更できることが重要です。



概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19



I/O の管理：センサーの数が増えれば、必要な I/O の数も多くなります。標準プロセッサでは、使用できる I/O は限られます。開発者には、より多くの I/O をサポートするアーキテクチャ、または複数のデータ ソースを 1 つの I/O チャンネルに統合したアーキテクチャが必要です。

レイテンシの短縮：レイテンシは、性能と電力効率の両方に影響します。リアルタイム応答性を達成するには、システムを各レベルで最適化し、レイテンシを最小限に抑える必要があります。データをどれだけ高速に収集、保存、転送できるかが、デバイスの応答速度と消費電力に直接影響します。

進化するセキュリティ：セキュリティの目標は常に変化しています。新しい脆弱性が頻繁に発見されるため、堅牢なセキュリティ システムは、それらの脆弱性から保護するために進化できる必要があります。さらに、コネクテッド システムで安全性を確保するため、データだけでなく、コードと動作も保護する必要があります。セキュリティを適切に実装することで、メインのプロセッシング チェーンに過度の負荷をかけたり、システムの電力を浪費したりすることも防止できます。そのためには、効率的かつ柔軟なアーキテクチャが必要です。

電力効率：電力効率に対処するため、開発者はより複雑で低消費電力のシステムを設計することを求められています。これには、高い電力効率を実現するよう設計されたアーキテクチャが必要です。それと同時に、アプリケーション独自のニーズに応じて、性能とコストのバランスを取るための柔軟性も必要です。

小型フォーム ファクター：デザインのサイズを縮小するには、システムの機能を統合および集約する必要があります。開発者にとっては、必要なすべての機能を 1 つのデバイスに統合したシングル チップ ソリューションが理想的です。これによりシステムのサイズが縮小されるだけでなく、オフチップで処理させるためのレイテンシや追加の消費電力が発生しないため、性能と電力効率が向上します。また、コンポーネント数が削減されるため、システム デザインが簡素化され、高速になります。

データの前処理：エッジ運用における AI の重要性が増すにつれ、データの保存および処理のため、より大量のデータにより高速に対応できるシステムが必要となっています。標準化されたアーキテクチャでは、ほとんどの場合、効率的にサポートできるデータ型と処理方法が限られるため、開発者は、使用するアプリケーション、データ、ユース ケースに応じてカスタマイズ可能な適応型アーキテクチャを必要としています。

将来性に優れた設計：イノベーションが急速に進むにつれ、システムをアップデートする頻度も増えています。ソフトウェアを年 1 回アップデートするだけでは対応できず、多くのシステムでより高い頻度でアップデートが必要となっています。アップデートの理由は、次のようにさまざまです。

- バグ修正の適用
- 新機能の追加
- 新しいセキュリティ脆弱性への対応
- 継続的なアルゴリズム開発による性能と効率の段階的な向上
- 予知保全のための新しい操作データのロギングと収集

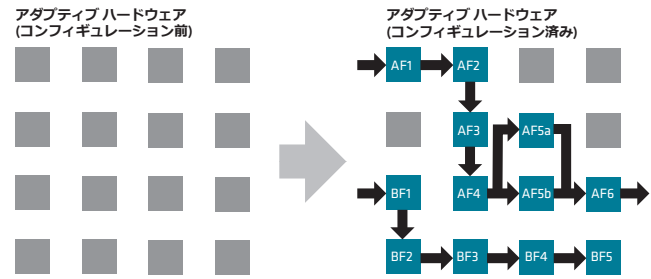
多くのエンベデッド アプリケーションは複雑であるため、システムの一部を毎週または毎日アップデートする場合もあります。つまり、アップデートは必要不可欠だということです。ただし、従来型のプロセッサ アーキテクチャでは、アップデートできるのはソフトウェアのみであるため、システムの運用を開始後に適用できる変更は限られます。開発者は、ソフトウェアの適応性をハードウェアでも得られる、柔軟なアーキテクチャを求めています。AMD のアダプティブ コンピューティング ソリューションでは、運用開始後でも、ソフトウェアとファームウェアの両方をアップデートすることが可能です。

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視FPGA製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリー	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けのFPGA	16
コスト重視FPGAアプリケーション	17
まとめ	18
その他のリソース	19

プログラマブルロジックの利点

プログラマブルロジックは、前述したような設計上の多くの課題に対処するために長年利用されてきた強力なテクノロジーです。プログラマブルロジックにより、性能や効率を損なうことなく、ソフトウェアのプログラマビリティと同等の柔軟性でハードウェアを設計できます。

従来型のプロセッサなどの標準化されたデバイスは、固定機能デバイスです。つまり、性能もサポートできる機能も変更できません。また、固定機能デバイスには特定のアプリケーションには不要な機能も含まれており、これらの機能は使用していない場合でもダイのスペースと電力を消費します。



プログラマブルロジックでは、特定のアプリケーション用にハードウェアをカスタマイズでき、必要な機能のみをデバイスに実装できます。さらに、データプリプロセッサなどのカスタムロジックをプロセッシングチェーンに統合して、システムのスループットを大幅に向上させることが可能です。

FPGA とは

フィールドプログラマブルゲートアレイ (FPGA) テクノロジーには、長い歴史があります。現在 AMD となったザイリンクスは、初の商業用 FPGA の 1 つを 1985 年に開発しました。この最初のデバイス、XC2064 は、プログラマブルゲートとそれらゲート間にプログラマブルインターコネクトを備えており、プログラマブルロジック市場の始まりに貢献しました。

プログラマブルロジックは、カスタムハードウェアを低コストかつ短期間で実装することを可能にしました。これら最初のチップは、ソフトウェアの柔軟性をハードウェアにもたらすことで、設計に変革をもたらしました。開発者は FPGA 上で回路デザインをテストし、それを量産システムに組み込んで、動作を確認してバグを修正します。そして、デザインが承認されると、カスタム ASIC に安心して移行できました。このワークフローにより、複雑な製品を市場に投入するまでの期間を大幅に短縮できたのです。

プログラマブルロジックの柔軟性が非常に重要であった多くのアプリケーションでは、カスタム ASIC を使用せずに、最終製品に FPGA が実装されました。FPGA は現場で再プログラムできるため、ハードウェアの回路をソフトウェアと同様に簡単にアップデート可能です。

1985 年以来、FPGA テクノロジーは進化を続け、さまざまな機能が統合されるようになりました。たとえば、ゲート数が増加したことにより、FPGA に完全なエンベデッドプロセッサを含めることができるようになりました。このプロセッサは特定のアプリケーション用にカスタマイズできるため、設計者はリアルタイム要件を満たすために性能を最適化できます。レイテンシ

とスループットが重要となる機能では、処理エレメントを複製して並列に配置し、処理を高速化できます。デバイスには必要な機能のみが実装されているので、効率と消費電力も最適化できます。

アダプティブ SoC とは

アダプティブ SoC は、適応型の演算アーキテクチャと設計手法を中心として構築されたデバイスです。このシステムオンチップは高度に統合されており、必要なすべての機能をシングルチップで提供します。このシステムでは、アプリケーション全体の高速化 (WAA) と Dynamic Function eXchange (DFX) も活用できます。

WAA は、アプリケーション全体で処理を最適化および高速化する設計手法です。個々に最適化されたサブシステムのチェーンを作成するのではなく、各コンポーネントを協調させて高速化できるような方法でシステム全体を実装するため、大幅な向上を達成できる可能性があります。

DFX は、現在使用されていないシステムリソースを、別のタスクでできるように割り当て直す設計手法です。マイクロコントローラーユニット (MCU) で別のソフトウェアを実行して機能を変更できるように、DFX は、デザインの残りの部分は実行を継続させながらプログラマブルロジックの一部をリコンフィギュレーションすることで、FPGA の機能を変更します。

次世代 FPGA とアダプティブ SoC には、現代のエンベデッドアプリケーションに必須の新しい機能が統合されています。当初の FPGA では、設計者は、カスタム ASIC のレイアウトに使用されるのと同様のハードウェア設計ツールを使用する必要が

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

アダプティブ コンピューティング：プログラマブル ロジックを超越

ありましたが、現在の FPGA 開発ツールでは、低レベル コードを記述せずに FPGA テクノLOGYを利用できます。

また、システムをゼロから構築するのではなく、広範な AMD IP カタログが提供されています。さまざまな量産対応の IP ブロックから選択することで、FPGA デザインを大幅に簡素化および高速化できます。

これらの IP ブロックを使用すると、機能をすばやく簡単に実装できます。必要なコードはすべて記述およびテスト済みで、実際のアプリケーションで機能することが確認されているため、開発者は、必要なブロックをドラッグ アンド ドロップするだけです。開発プラットフォームを使用すると、機能を分割し、ファブリックを構築して、ブロックを接続することにより、性能が最適化されたカスタム回路を簡単に作成できます。

AMD IP カタログには、MicroBlaze™、RISC-V 命令セットに基づく MicroBlaze™ V、イーサネット、1/10/25GigE Vision、PCI Express®、CAN、SPI、I2C など、70 を超えるさまざまな IP が含まれています。

このように多種多様な IP ブロックが提供されているため、アプリケーション用に最適化されたカスタム システムをすばやく構築できます。次のようなさまざまなアプリケーション用に、サンプルデザインも多数提供されています。

- AMD MicroBlaze™ V リファレンス デザイン
- PWM コントローラー リファレンス デザイン
- SPI フラッシュ コントローラー リファレンス デザイン
- UART 通信リファレンス デザイン

ハードウェアの性能でソフトウェアの柔軟性

高性能、超低レイテンシ、低消費電力を達成するには、ハードウェア アクセラレーションが必須です。たとえば、組み立てラインでの物体検出や音声認識には、複雑なアルゴリズムが必要です。

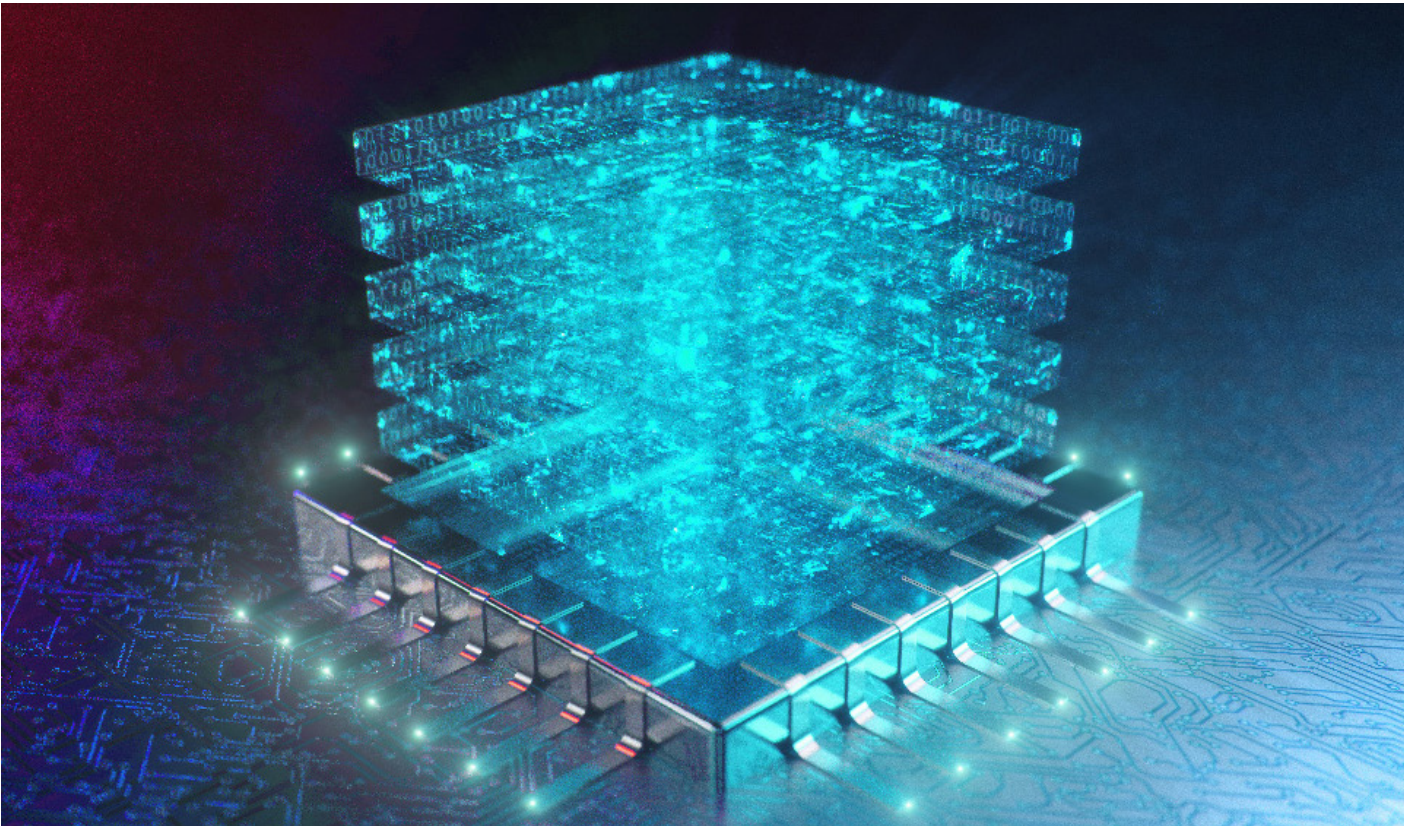
最高の性能と効率を達成するには、アプリケーションのアーキテクチャをカスタマイズする必要があります。多くの設計者は、独自の ASIC または SoC を設計することにより処理を最適化します。

ただし、ASIC を使用する場合、新しいデザインの実装に 18 カ月以上かかります。しかも、現場のレガシ デバイスは既存の機能に固定されます。

高コストで設計期間の長い ASIC を設計する代わりに、設計者にはアダプティブ コンピューティング プラットフォームでアプリケーションを構築するというオプションがあります。DSP や GPU などのコプロセッサを含む固定機能ハードウェアを

使用する代わりに、機能をプログラマブル ロジックを使用して実装します。

アダプティブ コンピューティングの中核にあるのが、アプリケーション要件、データ、処理に使用されるアルゴリズムの変更に応じて、処理も適応させることができる能力です。たとえば、AI やエンベデッド ビジョンのようなアプリケーションは継続的に進化しており、その基盤となるアルゴリズムも変化しています。FPGA やアダプティブ SoC のようなアダプティブ コンピューティング プラットフォームでは、アプリケーションの運用を開始して長期間経った後も、最適化された性能と



概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

サイドバー

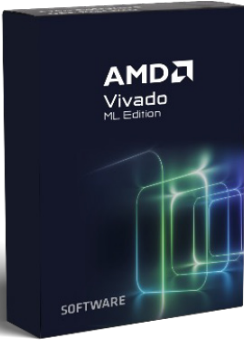
AMD Vivado™ Design Suite: FPGA デザイン用の効率的な量産向け開発プラットフォーム

高品質の設計ツールと専門家のサポートを活用することにより、デザインを大幅に簡素化および高速化することが可能です。

タイム トウ マーケットが短縮されると、製品を短期間で設計して市場に投入できるため、市場での優位性を獲得できるだけでなく、開発コストを削減できます。

多くの FPGA ベンダーは、設計者に馴染みのないツールを提供しています。これらのツールは十分に成熟しておらず、堅牢性も立証されていないだけでなく、ほとんどの場合は利用可能な IP ライブラリも限られます。

製品を設計する際、概念から最終デザインまでに、異なるベンダーが提供する複数のツールを使用するのは理想的ではありません。AMD Vivado™ Design Suite は、リンディングから、合成、配置配線、タイミング解析とクロージャ、デバッグとシミュレーションまでを実行できるエンド ツー エンドの開発環境です。AMD はさらに、世界中でテクニカル サポートを提供しており、デザインプロセスの高速化を支援します。Vivado Design Suite の詳細は、[こちらをクリック](#)してください。



超低レイテンシで機能し続けるように、変更を組み込むことができます。その結果、リアルタイムのハードウェア性能とソフトウェアの実装の柔軟性を備えたアーキテクチャが得られるのです。

ハード化された機能で性能を最適化

FPGA の主要な機能はプログラマブル ロジックですが、現在の FPGA にはさらに多くの機能が統合されています。異なる種類のプロセッサ、通信プロトコル、セキュリティ機能、メモリ コントローラーなど、多くのアプリケーションでよく使用される共通の機能があります。たとえば、メモリ コントローラーは業界標準のインターフェイスを実装します。これらの標準化された機能は、ほとんどのアプリケーションではカスタマイズの必要がないので、特定の FPGA デバイス内にハード化されたブロックとして搭載されています。

プログラマブル ロジックに実装された機能は、ソフト機能とも呼ばれます。ハード機能は、FPGA に統合された標準化された機能です。たとえば、ハード プロセッサは FPGA のプログラマブル ロジック リソースと共に統合されているプロセッサ コアであり、ソフト プロセッサは FPGA のプログラマブル ロジックを使用して構築されるものです。

ハード機能を使用すると、ソフト機能よりも性能と電力効率が向上するという利点があります。また、専用の I/O も搭載されており、FPGA のプログラマブル ロジック リソースを消費しません。

アプリケーションのニーズに応じて、さまざまなハード機能があります。現時点において、AMD は、外部メモリを使用する FPGA ベースのアプリケーションの性能と電力効率を最適化するためのハード メモリ コントローラーを提供する数少ない FPGA ベンダーの 1 つです。

ハード化されたリソースには次のようなものがあります。

- ハード LPDDR4x/5
- ハード PCIe®
- ハード UltraRAM
- ハード True Random Number Generator (TRNG)

AMD コスト重視 FPGA 製品ポートフォリオ

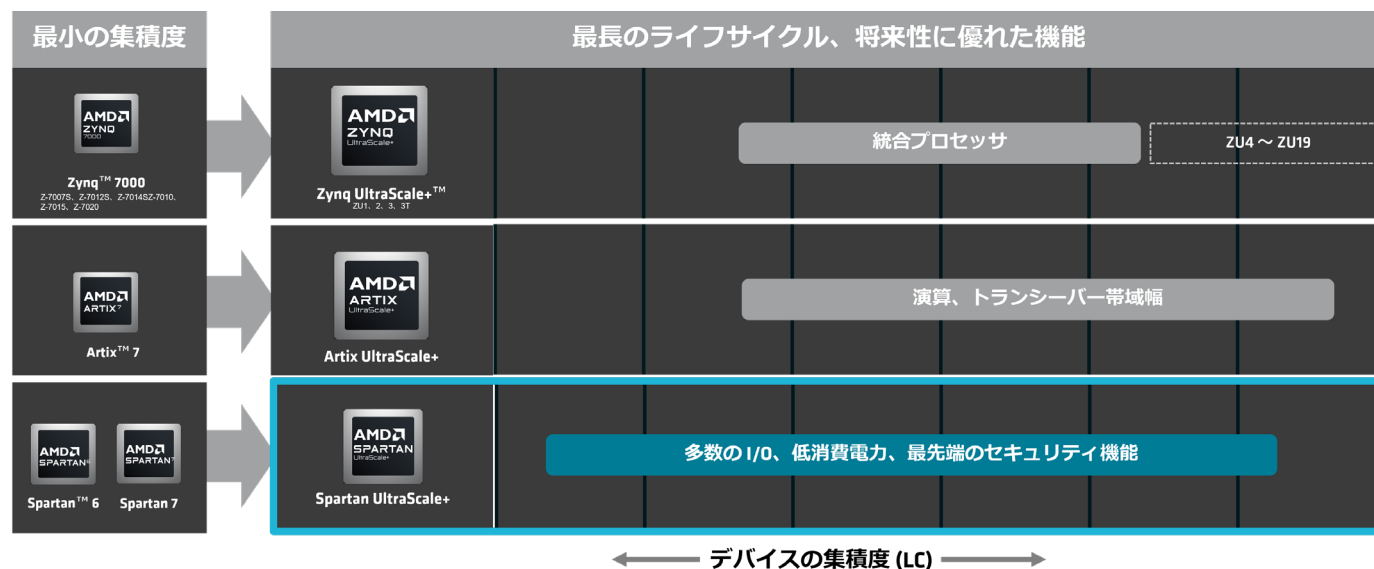
コスト重視、多数の I/O、低消費電力

FPGA は、最先端のアプリケーションで長年採用され、従来型のアーキテクチャよりも高い性能と効率を達成してきました。高い柔軟性を誇る FPGA は、産業用コントローラー、I/O 拡張、ボードの管理と制御、医療用モニター機器など、多くのローエンド / ミッドエンド アプリケーションでも使用できます。

AMD は、今後も高品質の FPGA を提供し続けていきます。コスト重視製品ポートフォリオでは、さまざまなアプリケーション向けに幅広いプログラマブル ロジック製品を提供して

おり、何万人もの開発者が、柔軟なデザイン、高性能、高電力効率を提供する AMD のコスト重視製品ポートフォリオを利用しています。

コスト重視製品ポートフォリオは、45 nm から 16 nm のプロセス ノードの FPGA とアダプティブ SoC の複数のファミリで構成され、AMD Zynq™ Z7010 FPGA など一部の AMD Zynq™ 7000 FPGA デバイスも含まれます。次の図を参照してください。

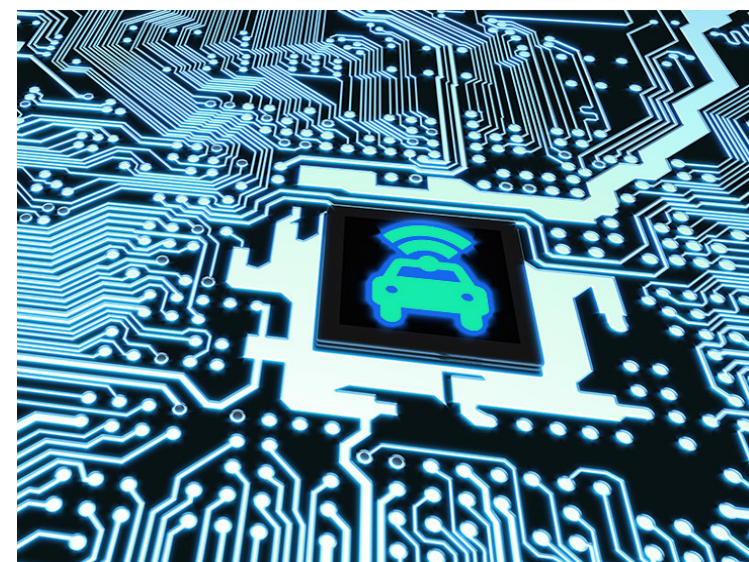


AMD コスト重視製品ポートフォリオ

出典: <https://www.avnet.com/wps/portal/apac/products/product-highlights/xilinx-cost-optimized-portfolio/>



コスト重視 FPGA を活用してイノベーションを実現 | 8



概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

アーキテクチャ機能

AMD のコスト重視製品ポートフォリオには、コストと消費電力の削減に特化したアーキテクチャとなっています。一部のデバイスでは、次のような重要なアーキテクチャ機能を提供します。

柔軟な I/O: AMD Spartan™ UltraScale+™ FPGA は、I/O 対ロジック リソースの比率が高いデバイス ファミリです。これらの I/O は、幅広い高速差動信号インターフェイスで 3.3V 規格をサポートしており、一般的に使用されるデバイスとの統合が容易です。

PCIe®: PCIe Gen 3 または Gen 4 エンドポイントおよびルートポートの実装をサポートしており、データをオンチップおよびオフチップ転送するために、複数の広帯域幅トラフィックのレーンをサポートできます。

統合メモリ: ブロック RAM は専用の 36 Kb メモリ ブロックで、非常に高い柔軟性を提供します。各ブロック RAM には 2 つの読み出しおよび書き込みポートがあり、1 つの 36 Kb メモリまたは 2 つの 18 Kb メモリとして構成できます。最大 14 Mb の UltraRAM は、オフボード メモリの代わりに使用できるオンチップ メモリで、全体的な性能を向上させます。

内部システム監視: エンベデッド ADC は、安全性、セキュリティ、信頼性が重要なシステムで内部電圧レールとデバイス温度を監視できます。



利点

コスト重視製品ポートフォリオの FPGA には、次のような大きな利点があります。

コスト重視の性能 : 機能セットと価格のバランスが取られた幅広い選択肢のデバイスを含み、さまざまなアプリケーションの要件を高いコスト効率で満たします。

電力効率 : 性能と消費電力のバランスを取るために使用でき、低消費電力アプリケーションに必要な機能を妥協せずに提供します。

小型フォーム ファクター : エンベデッド アプリケーションは、多くの場合、厳しい物理制約内に収める必要があります。コスト重視製品ポートフォリオは、物理的なサイズとロジック リソースのバランスが取られたさまざまなアーキテクチャを提供します。

幅広いポートフォリオ

コスト重視製品ポートフォリオを構成する各ファミリは、それぞれ独自の価値をもたらします。

AMD Spartan™ UltraScale+™ FPGA (次の章で紹介): このアーキテクチャは、COP ポートフォリオの中で I/O 対ロジックの比率が最も高いため^{1, 2}、コスト重視の低消費電力アプリケーションに広範な I/O 機能が必要な場合に最適です。

AMD Artix™ UltraScale+™ FPGA: このファミリの FPGA は、高いデータ スループットと DSP 演算機能を備えており、大量のデータを処理および転送する必要のあるシステムで最大 192 Gb の総帯域幅を実現します。

AMD Zynq™ UltraScale+™ FPGA: Arm® プロセッサとプログラマブル ロジックを 1 つのデバイスに統合することで高い性能と柔軟性を提供し、エンベデッド プロセッシングの最適化と高度な統合性を達成しながら、外部スカラー プロセッサの必要性を排除します。

AMD Spartan™ 7 FPGA: この FPGA ファミリは、ワットあたりの性能に優れた I/O 数の多い小型のデバイスで、Any-to-Any コネクティビティ、プロトコル変換、ブリッジ、センサー フェュージョン、エンベデッド ビジョンなどのアプリケーションを柔軟に設計できます。

AMD Artix™ 7 FPGA: このアーキテクチャは、省電力性を重視するアプリケーション向けに卓越したトランシーバー帯域幅を備えており、最大 16 個の 6.6 Gb/s トランシーバーが搭載され、DDR3 がサポートされています。

AMD Zynq™ 7000 FPGA: このアーキテクチャは、高性能アプリケーション向けに、シングル チップ アプリケーション プロセッサと FPGA プログラマブル ロジックの柔軟性を組み合わせることで、BOM コストとダイ間のレイテンシを削減します。

脚注 SUS-001、SUS-01 を参照

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD - FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

卓越したスケーラビリティ

コスト重視製品ポートフォリオは、AMD FPGA の重要な製品です。非常に小型のシステムからミッドレンジシステムまでをコスト重視製品ポートフォリオでサポートすることで、AMD は開発者があらゆるアプリケーションで堅牢なプログラマブルロジックテクノロジーを活用できるようにしています。

広範な AMD FPGA とアダプティブ SoC 製品ポートフォリオは、AMD が開発者をサポートする取り組みにおいて重要な位置を占めています。開発者は、数多くのオプションの中から性能、価格、消費電力のバランスを満たした適切なサイズのコンポーネントをアプリケーションに選択できます。これにより、プロ

グラマブルロジックリソースを効率的に使用した設計が可能になるのです。

この広範なポートフォリオではスケーラビリティも提供されているため、開発者は自身の製品ラインの進化に応じてポートフォリオ内の異なるデバイスに移行できます。ハイエンドシステムでさらに機能が必要であれば、多くの場合、最適なバランスでリソースを備える FPGA に移行できます。同様に、OEM がローエンド製品を作成する場合、それに適したリソースの FPGA を選択できます。

最後に、ポートフォリオが広範であるため、開発者が製品ラインを拡大する際に、製品ファミリを変更する必要はほとんど

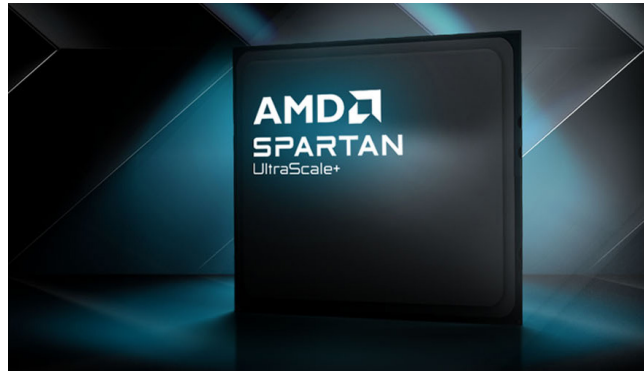
ありません。製品ライン全体で同じ FPGA ファミリを使用できれば、既存の IP を再利用でき、AMD Vivado™ 開発プラットフォームを共通して使用できるなど、さまざまなメリットがあります。



概要	2
電子設計における 現在の動向と課題	3
プログラマブル ロジックの利点	5
アダプティブ コンピューティング: プログラマブル ロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブル デバイスの選択	13
適切なパートナーの 選択	14
AMD - FPGA のリーダー	15
人工知能および 機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

AMD Spartan™ UltraScale+™ FPGA ファミリ

セキュリティ機能を備えたコスト重視、多数の I/O、低消費電力の FPGA



AMD FPGA ポートフォリオに最近追加されたのが、AMD Spartan UltraScale+ FPGA ファミリです。Spartan FPGA ファミリは長年にわたり、サイズ、消費電力、コストに制約のあるアプリケーション向けに効率的で柔軟なプログラマブルロジックを提供してきました。最初の Spartan デバイスは 1998 年に開発され、2000 年に出荷されました。それ以来、宇宙探査ミッションを含む、多くの革新的なアプリケーションで重要な役割を果たしてきました。

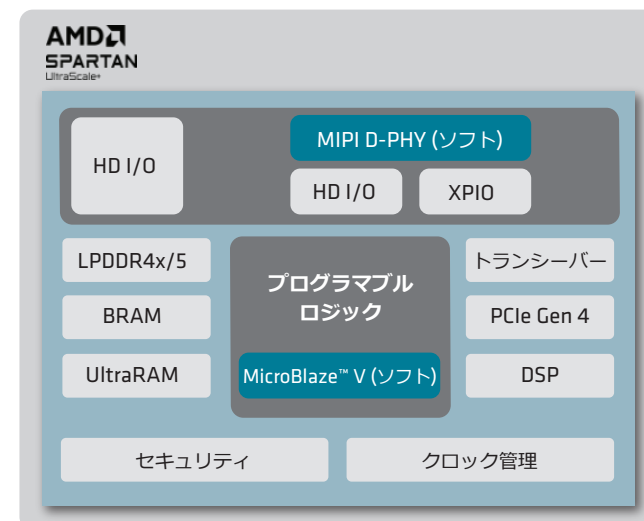
AMD は、市場とアプリケーションのニーズが時間の経過と共に変化していることを理解しています。20 年以上もの間、Spartan ファミリは新しい発展やイノベーションを取り入れて進化を続け、最新の Spartan UltraScale+ ファミリは、これまでで最も多くの機能を備えています。

Spartan UltraScale+ ファミリは、さまざまなエンベデッドアプリケーション向けにコストを重視して設計されています。これは、エンベデッド ビジョン、インダストリアル IoT、産業用ネットワーク、ロボティクス、スマートシティ、医療、エッジ AI、セキュア通信、ビデオ、ブロードキャストなど、安全性が重要な低消費電力アプリケーションに最適です。

ファミリの特長

AMD Spartan UltraScale+ FPGA ファミリは、実績のある 16 nm アーキテクチャで構築され、I/O 数が多く、次のような高度な機能セットが搭載されています。

- 高スループット、低レイテンシのメモリ アクセス用 LPDDR4x/5 インターフェイス
- 最新カメラや高解像度ディスプレイへの接続用 MIPI D-PHY
- 外部システムへの標準接続用の規格に準拠した PCIe® Gen4
- NIST 認定のポスト量子暗号 (PQC) を含む、コネクテッドデバイスを保護する最先端のセキュリティ機能



概要 2

電子設計における
現在の動向と課題 3

プログラマブル
ロジックの利点 5

アダプティブ
コンピューティング:
プログラマブル
ロジックを超越 6

AMD コスト重視 FPGA
製品ポートフォリオ 8

AMD Spartan™ UltraScale+™
FPGA ファミリー 11

適切なプログラマブル
デバイスの選択 13

適切なパートナーの
選択 14

AMD - FPGA のリーダー 15

人工知能および
機械学習向けの FPGA 16

コスト重視 FPGA
アプリケーション 17

まとめ 18

その他のリソース 19

主な利点

AMD Spartan™ UltraScale+™ FPGA ファミリーには、次のような多くの利点があります。

I/O 対ロジックの比率が高い：多くのエンベデッド アプリケーションに重要な要素の1つは、さまざまなプロトコル / 規格を

使用して、多数のボード レベル コンポーネントに接続できることです。この理由から、9 つの AMD Spartan™ UltraScale+™ FPGA すべてでプログラマブル ロジックに対する I/O 数を多くしています。これにより、エッジで小フットプリント内に多数の I/O を集約できるため、I/O を多数使用し、ロジックの少ないアプリケーションでコストを削減できます³。1.2 V ~ 3.3 V を



産業とエッジ

- ファクトリ オートメーションとロボティクス
- IIoT ゲートウェイとエッジ アプライアンス
- スマートシティとスマートグリッド



医療と科学

- 医療機器
- イメージング (超音波、CT/MRI、内視鏡検査)



有線と無線

- ワイヤレス インフラストラクチャ
- アクセス ネットワークとコネクティビティ



データセンターとクラウド

- ストレージ アクセラレーション
- データセンター インターコネクト

サポートするこれらの包括的な I/O により、Spartan UltraScale+ ファミリーをカスタム ロジックにシームレスに統合して、複数のセンサー、デバイス、外部システムに接続できます。

最先端のセキュリティ機能：セキュリティ上の脅威から保護する機能が統合されているため、開発者はセキュリティ機能と信頼性を備えたデザインを作成できます。NIST 認定 PQC、セキュア ブート、暗号化、キー管理など、複数レベルのセキュリティが利用可能です。

低消費電力：Spartan UltraScale+ デバイスは、システムの消費電力、I/O 性能、セキュリティ保護を最適化するように設計されています。

主流のインターフェイスをサポート：AMD Spartan™ UltraScale+™ FPGA ファミリーは、LPDDR4x/5、MIPI D-PHY、PCIe® Gen4 などの主要な標準インターフェイスをサポートしており、既存のシステムとスムーズに統合できます。また、これらのインターフェイスはハード化されており、プログラマブル ロジック リソースを節約しながら、低消費電力で性能と効率を最大化できます。

高品質の開発プラットフォーム：AMD Spartan™ UltraScale+™ ファミリーは、堅牢で使いやすい AMD Vivado™ 開発ツールでサポートされています。多くの開発者は既に Vivado を使い慣れているため、このプラットフォームの生産性と広範な IP ポートフォリオを活用することで、設計期間を短縮し、製品を市場にすばやく投入できます。

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

適切なプログラマブル デバイスの選択

コスト重視製品ポートフォリオには、さまざまなデバイスが含まれているため、1つの FPGA またはアダプティブ SoC を選択することは難しく感じるかもしれません。まず、エンベデッドプロセッサが必要かどうかを判断するのがよい出発点となります。ソフトプロセッサ (IP ベース) を使用すると、選択肢とインプリメンテーションの柔軟性が得られます。高性能、高電力効率のアプリケーションには、ハードエンベデッドプロセッサを搭載した FPGA (アダプティブ SoC) を使用できます。

次に、高速トランシーバーが必要かどうかを検討します。たとえば、AMD Artix UltraScale+ FPGA では、低集積度のデバイスに多数のトランシーバーが搭載されています。

次に、必要なロジックリソース数を見積もります。AMD Vivado™ Design Suite では、デザインのインプリメンテーション段階で、ロジックセル、フリップフロップ、ブロック RAM、DSP スライス、I/O ピンなどのさまざまな FPGA リソースの使用量を見積もることができます。必要なルックアップテーブル (LUT) の数は、最適なファミリとそのファミリ内で最適なデバイスを特定するのに役立ちます。プロジェクトのライフサイクルにわたるロジックリソースのサイズを見積もる場合は、プロジェクトのスコープと要件が変更されることを考慮してください。これらの変更により、必要なロジックリソース量が増加する可能性があります。

最終的な決定に影響するのはサイズ、重量、消費電力などの要件です。主要な要件に対して FPGA を最適化するために使用可能なテクノロジーやオプションは多数あります。たとえば、AMD は多くのデバイスを統合 InFO (Integrated FanOut) パッケージまたはチップスケールパッケージ (CSP) で提供しており、フリップチップパッケージと比較すると、コンポーネントのボードに占める面積と高さを削減できます。

最後に、幅広いコスト重視製品ポートフォリオの利点の1つとして、機能と容量に近いデバイスが多数提供されています。最後のステップは、最終的なアプリケーションの要件に合った適切なサイズのデバイスを選択することです。豊富な選択肢の中から、ニーズに厳密に一致した最適なデバイスを選択できます。

プログラマブル ロジック リソースの最適な利用

適切な FPGA を選択するには、必要な機能を実装するために必要なプログラマブルロジックリソース量を把握し、正確に見積もることが鍵となります。ただし、リソースの割り当てを見積もる際に考慮する必要のある重要な要素があります。

たとえば、ハード機能を多数含むデバイスを使用すると、それらの機能をデバイス上の限られたプログラマブルロジックリソースを使用し実装する必要はありません。これにより、より小型の FPGA を使用することが可能となり、消費電力とサイズを削減できます。

リソース要件を見積もる際に見逃されがちな考慮事項として、内部ファブリック (インターコネクト) があります。AMD では、FPGA 内の内部配線にハードインターコネクトを使用しているため、ソフトインターコネクトに依存するデバイスと比較して、プログラマブルロジックリソースの使用量が大幅に削減されます。ソフトインターコネクトを使用すると、データリソースとして使用できるはずのリソースを、ファブリックに使用することになります。

そのため、複数のアーキテクチャを比較する際は、インターコネクトファブリックを考慮することが重要です。ロジック要件だけに注目していると、ロジックの接続により多くのリソースが必要であったことに後で気づくことになります。

次の表に、AMD が提供するコスト重視製品ポートフォリオの一部の主要な機能を示します。

	AMD Spartan™ 7 FPGA	AMD Artix™ 7 FPGA	AMD Artix™ UltraScale+™ FPGA	AMD Spartan™ UltraScale+™ FPGA	AMD Zynq™ 7000 SoC Z-70075、Z-7010、Z-70125、 Z-70145、Z-7015、Z-70202	Zynq UltraScale+ MPSoC ZU1、ZU2、ZU3、ZU3T
ロジックセル/システム ロジックセル (K)	102	215	308	218	85	157
総 RAM (Mb)*	5.4	16.0	15.2	26.79	5.9	21.2
DSP スライス	160	740	1200	384	220	576
トランシーバー数 @ スピード (Gb/s)	-	16 @ 6.6	12 @ 16.375	8 @ 16.375	4 @ 6.25	4 @ 6.0 および 8 @ 12.5
DDR インターフェイス @ スピード (Mb/s)	DDR3 @ 800 (ソフト MC)	DDR3 @ 1,066 (ソフト MC)	DDR4 @ 2,400 (ソフト MC)	LPDDR4x/5 @ 4,266 (ハード MC)、 DDR4 @ 2,400 (ソフト MC)	DDR3 @ 1,066 (ハード MC)	DDR4 @ 2,666 (ハード MC)
PCI Express® インターフェイス	-	Gen2x4	Gen4x4	Gen4x8	Gen3x8	Gen3x8
I/O ピン	400	500	304	572	252	466

概要 2

電子設計における
現在の動向と課題 3

プログラマブル
ロジックの利点 5

アダプティブ
コンピューティング:
プログラマブル
ロジックを超越 6

AMD コスト重視 FPGA
製品ポートフォリオ 8

AMD Spartan™ UltraScale+™
FPGA ファミリ 11

適切なプログラマブル
デバイスの選択 13

適切なパートナーの
選択 14

AMD - FPGA のリーダー 15

人工知能および
機械学習向けの FPGA 16

コスト重視 FPGA
アプリケーション 17

まとめ 18

その他のリソース 19

適切なパートナーの選択

FPGA の選択は、チップを選択することだけではありません。それは、サプライヤーとのパートナーシップを築くことになるからです。市場での成功は、サプライヤーが必要なデバイスを必要なときに供給できるかどうかにかかっています。

FPGA パートナーを選択する際は、次の事項も重要になります。

開発ツールの複雑さ

適切なプログラマブル ロジック デバイスを選択する際、シリコンの機能を活用するためのツール チェーンが重要な考慮事項となります。業界に新規参入した企業は、実績のないツールと共に FPGA を提供しています。このようなツールは十分に改良されていないため、使い方を身に付けて使用するのにフラストレーションが溜まることもあります。

AMD FPGA ファミリのスケーラビリティ

極めて限定的な範囲に特化されたアプリケーション用に設計された FPGA は、スコープと性能が非常に狭くなることがあり、デバイスが限定されたポートフォリオを使用することはリスクとなります。たとえば、アプリケーションに必要な I/O 数が提供されているオプションよりも少ない、あるいは多い場合、アプリケーションに合ったデバイスを選択するには、性能を落とすか、コストを上げることになります。広範なオプションが提供されていない場合は、アプリケーションに最適なサイズの FPGA を選択できないため、開発期間が延びたりデバイス価格が高くなるためコストが増加します。

需要の変化への対応

市場での成功には、サプライチェーンの信頼性が重要です。開発者には、市場の需要の変化に対応できる、信頼できるパートナーが必要です。サプライヤーがサンプルチップを提供できるからと言って、必要な期間に量産に必要な数量を提供できるとは限りません。サプライヤーが短期間に十分に市場を獲得できなければ、その FPGA 製品ラインまたは企業全体が破綻し、自分の製品ラインや企業自体をリスクにさらすことにもなりかねません。

AMD のコンポーネントの製造およびサポート期間

毎年、新しいチップが多数登場します。これらのチップの多くは、スタートアップ企業や、特定の業界に新規参入した企業により提供されています。市場に十分に浸透しない新製品は、登場するのと同様の速さで消えてゆきます。製品が長期的に提供されるという見通しがなければ、製品が市場で成功し始めたときに、主要なチップが入手できないという状況に陥る可能性もあります。

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリー	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

AMD – FPGA のリーダー

40 年近く、AMD（買収前はザイリンクス）は FPGA テクノロジーの最先端に立っています。コスト重視製品ポートフォリオから最先端のアダプティブ SoC まで、AMD はさまざまな FPGA およびアダプティブ SoC 製品を提供してきました。AMD の広範な FPGA ポートフォリオは、プログラマブルロジックの利点をほぼすべての業界やアプリケーションにもたらします。

世界有数のシリコン製造業者である AMD は、量産品を提供し、開発者の成功を支援します。また、さまざまなアプリケーションの量産をサポートする、安定したサプライチェーンを有しています。AMD は企業としても安定しており、その実績も認められています。つまり、AMD には、製品のライフサイクルを通じて、量産に必要な数量を確実に提供し続けられる安定性があります。

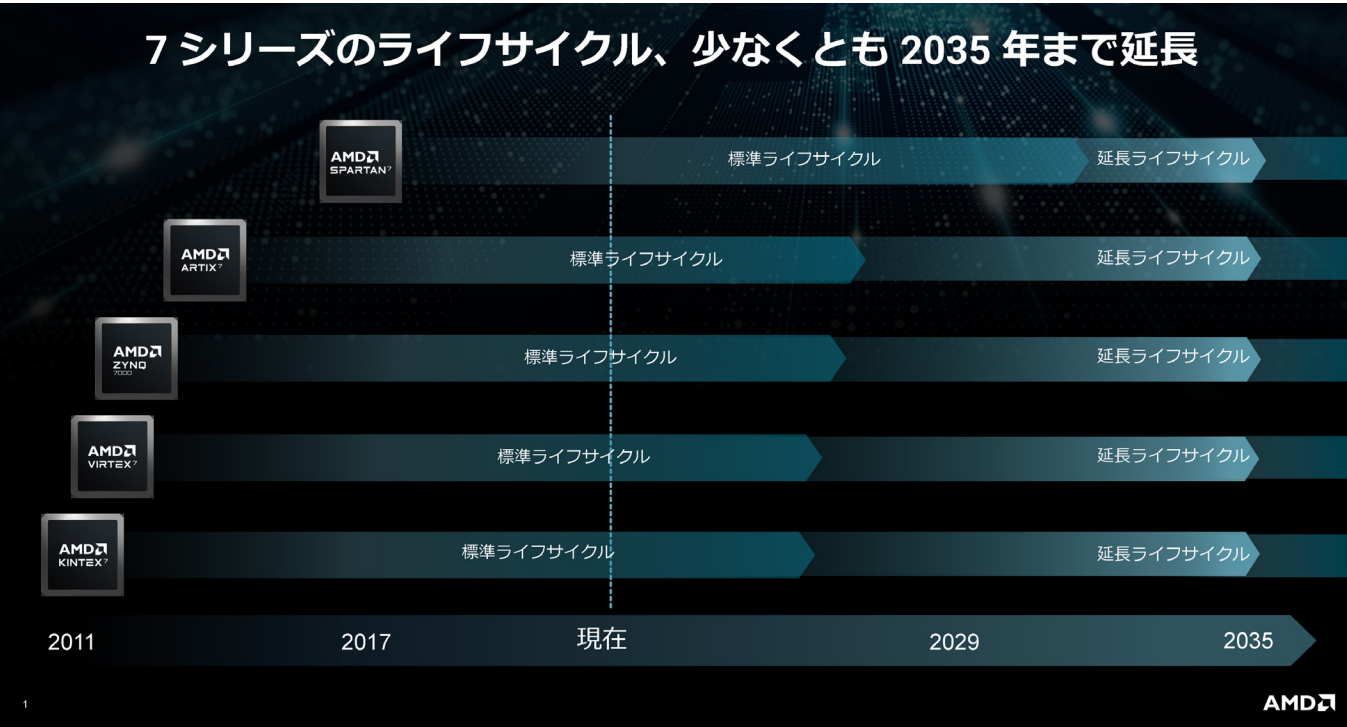
これらの要因と有能で対応が迅速なサポートチームの支援により、AMD は優れた製品品質を確保し、信頼性の高いサプライチェーンを提供できるのです。

AMD 製品を選ぶということは、市場リーダー⁴であり、FPGA テクノロジーを発明した企業を選ぶということです。また、FPGA テクノロジーの推進に尽力する信頼のおけるパートナーを得ることもなります。AMD Spartan™ UltraScale+™ ファミリーのリリースは、低コスト FPGA 市場への AMD の継続的な投資と取り組みを示しています。

製品の寿命を通じてコンポーネントを提供

テクノロジーパートナーを選択する際、コンポーネントの提供状況が重要であることを理解しているサプライヤーを選択することが成功の鍵となります。オートモーティブ、産業、医療などのエンベデッドアプリケーションは、民生製品よりもライフサイクルが大幅に長いのが通常です。製品の寿命を通じてコンポーネントが提供されるという信頼を開発者に与えるため、AMD は製品を長期的に提供することに努めています。

AMD は 15 年以上の製品ライフサイクルをサポートしているため、寿命の長い製品の成功に不可欠なコンポーネントの入手可能性に、開発者が確信を持てます。可能な場合、AMD はライフサイクルの延長を数年前に発表します。実際、AMD Zynq™ 7 シリーズ FPGA デバイスの製品ライフサイクルを少なくとも 2035 年まで延長することを発表しました。



出典 : <https://community.amd.com/t5/adaptive-computing/amd-extends-product-lifecycle-for-all-xilinx-7-series-devices/ba-p/563507> ロードマップは変更される場合があります。

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

人工知能および機械学習向けの FPGA

人工知能 (AI) と機械学習 (ML) は、エレクトロニクス業界において、急速に最重要トレンドの1つとなっています。エンベデッドデザインでは、エッジ AI により、システムでセンサーデータを革新的な方法で使用して、性能、生産性、安全性、信頼性を向上することが可能になりました。AI テクノロジーは進化を続けており、多くのエンベデッド デバイスに AI が統合されるようになると予想されます。

FPGA は、エンベデッド アプリケーションの AI およびエッジ AI のためのコスト効率の高いソリューションとして活用されるようになってきています。FPGA は、さまざまなデータ型をサポートする柔軟性を備え、さまざまなアプリケーション向けに適応性を強化できます。また、カスタム プロセッシングを必要とするエッジ アプリケーションでは、プログラマブル ロジックがアプリケーション固有の制御データフローとメモリ階層によって電力効率を向上します。開発者は、アプリケーションに応じた固有の AI 実装に合わせてカスタマイズできる、柔軟性の高いリソースにアクセスできることを求めています。

多くのエンベデッドおよびエッジ アプリケーションにおけるサイズ、コスト、消費電力の制約を満たすため、AMD のコスト重視製品ポートフォリオ FPGA は次のような多くの利点を提供します。

柔軟なデータ型：AI に使用されるデータ型に関しては、多大なイノベーションがあります。FPGA では、データ型に制限はありません。開発者は、サイズが1、2 ビットのデータ型であっても、アプリケーション用に最適化したデータ型を作成できます。アプリケーションに最適なデータ型を選択できることは、FPGA 特有の機能です。

アルゴリズムの縮小：FPGA は、AI アルゴリズムの計算機能を最適化することにより処理を合理化し、不要な演算をなくして効率を向上します。AI アルゴリズムを FPGA に実装すると、ゼロになるノードを削除できます。これにより、精度を損なわずにアルゴリズムを縮小できます。

集積度：柔軟なデータ型とアルゴリズムの縮小により、特定の AI アルゴリズムを非常に効率的に実装できるようになります。

カスタマイズされた実装：開発者は、アプリケーションに必要な AI ネットワークとデータ型に合わせて FPGA をカスタマイズできます。無駄に使用されるリソースがないため、シリコンのコスト、システムのフットプリント、電力消費を最小限に抑えることができます。

高効率：これらすべてから、多くのエンベデッド AI アルゴリズムを、プロセッサベースのアプローチよりも非常に少ない FPGA リソースで実装できます。システムを FPGA の数千の LUT に実装することで、消費電力を大幅に削減でき、特定のユースケースにおいて効率的な代替方法となります。

AMD Spartan™ UltraScale+™ FPGA アーキテクチャは効率がいため、AI ネットワークによっては1つのチップに実装することも可能です。

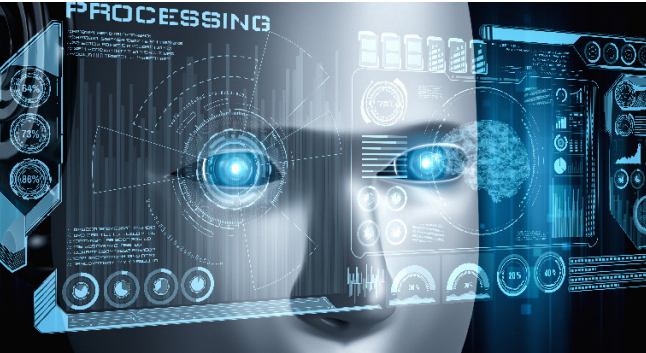


概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

コスト重視 FPGA アプリケーション

AMD のコスト重視 FPGA は、マシン ビジョン、ファクトリ オートメーション、医療機器など、さまざまなアプリケーションに使用できます。

マシン ビジョン



マシン ビジョンテクノロジーは、物体の検出とカウント、欠陥識別、文字認識、ロボット ガイダンスなどのさまざまなアプリケーションに使用されています。

USB カメラ モジュールまたはフレーム グラバーを使用するマシン ビジョンでは、高解像度画像検知用の高性能 I/O と、スペースに制約のあるバッテリー稼働環境で効率的に動作可能なデバイスへの高性能接続が要求されます。

16 nm ベースのコスト重視 AMD Spartan™ UltraScale+™ FPGA ファミリは、マシン ビジョンに最適です。このファミリのデバイスは 3.3V で動作して、高速センサーをサポートし、x86 プロセッサへの柔軟なカメラ インターフェイスを備えています。そして、これらすべてが、1つの小型フォーム ファクター パッケージで提供されます。

ファクトリ オートメーション



ファクトリ オートメーションは、製造プロセスを自動化し、コスト削減と効率向上を達成します。Industry 4.0 は、産業用ネットワーク、AI、ロボティクスを使用して、これらのシステムを「インテリジェント」にします。

ファクトリ オートメーション アプリケーションには、多様な通信規格および産業用イーサネット規格を使用した接続が必要です。また、システム レベルで安全規格に準拠し、データを効率的にバッファリングおよび格納する必要があります。

AMD のコスト重視 AMD Spartan™ UltraScale+™ FPGA は、ファクトリ オートメーション アプリケーションに最適です。AMD およびパートナーから、EtherCAT、ProfiNET/ProfiBUS、TSN、CAN の複数の IP オプションが提供されています。また、安全トルク オフ (STO)、安全停止 (SS1/SS2)、安全方向 (SDI) などの複雑な安全機能も提供します。外部メモリ バッファリングには LPDDR4x/5 を使用します。

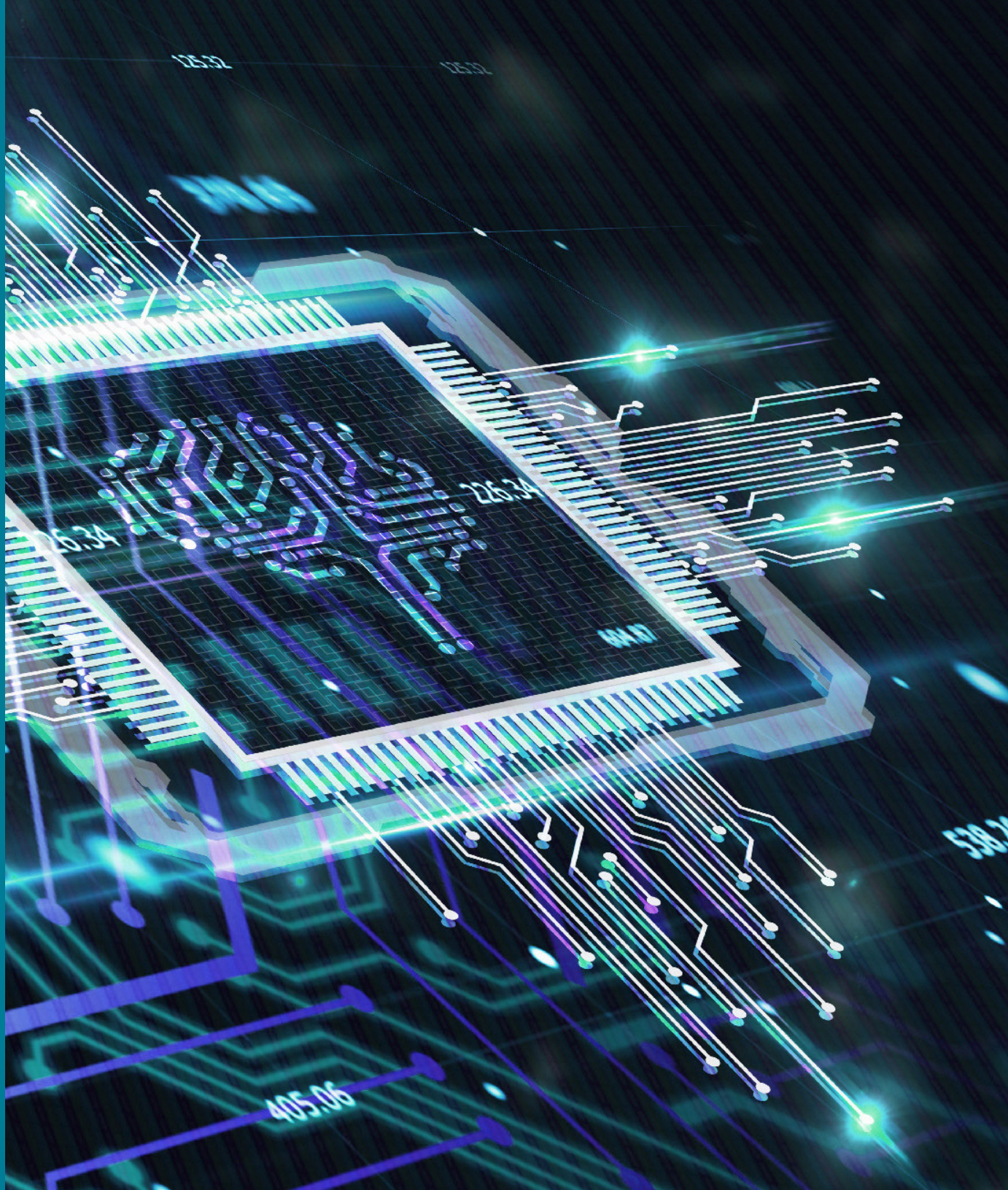
医療機器



自動体外式除細動器 (AED) などの携帯型医療機器は、緊急時の人命救助に役立ちます。これらの機器の動作の信頼性を確保するには、安全な無線接続とアクセス制御、さまざまなセンサー タイプをサポートする柔軟な I/O、FDA が要求する長い承認 サイクルを考慮した長期にわたる耐久性が必要です。

コスト重視 AMD Spartan™ UltraScale+™ FPGA は、携帯型医療機器に最適な選択肢です。認証および暗号化されたファームウェアにより、情報を保護して改ざんを防止するのに役立ちます。また、カスタマイズ可能な I/O がさまざまなセンサー タイプをサポートすることで、AED 機器の多用途性を強化できます。この製品のライフ サイクルは 15 年で、FDA の規制対象となる医療機器に適しています。

概要	2
電子設計における 現在の動向と課題	3
プログラマブル ロジックの利点	5
アダプティブ コンピューティング: プログラマブル ロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリー	11
適切なプログラマブル デバイスの選択	13
適切なパートナーの 選択	14
AMD - FPGA のリーダー	15
人工知能および 機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19



まとめ

新しい AMD Spartan™ UltraScale+™ FPGA ファミリーにより、AMD はローエンド / ミッドレンジ FPGA のコスト重視ポートフォリオの低消費電力製品をさらに拡充しました。この新しいファミリおよび FPGA ポートフォリオ全体を利用することで、開発者は新しいイノベーション、アプリケーション、テクノロジーによってもたらされる多くの課題に対処できます。

プログラマブル ロジックは、性能と効率を損なわずに、ソフトウェアのプログラマビリティという柔軟性をハードウェア設計にもたらしめます。FPGA は、固定機能デバイスのように機能が固定されていないため、変化し続ける市場のニーズに適応できます。最も柔軟性の高いデバイスは、FPGA が高度に統合されたシングル チップ ソリューションであるアダプティブ SoC です。

AMD は、ザイリンクスの買収を通じて、過去数十年にわたる FPGA テクノロジーのリーダーとなりました。実績のあるシリコン、業界で最も効率的な開発プラットフォーム、ほかにはないスケラビリティを備えた AMD FPGA は、競合他社を上回るための競争力を開発者に与えます。

AMD は、FPGA 業界を牽引していくことに尽力し、新しい製品ファミリに投資を続けることにより、卓越したプログラマブルロジックデバイスのポートフォリオを提供しています。AMD は、信頼できるパートナーとして、製品を長期間にわたってサポートすることにより、優れたコンポーネントを提供し続けます。

AMD のコスト重視製品ポートフォリオの詳細は、
www.amd.com/cost-optimized を参照してください。

AMD Spartan™ UltraScale+™ FPGA の詳細は、
<https://www.amd.com/spartan-ultrascale-plus> を参照してください。

概要	2
電子設計における現在の動向と課題	3
プログラマブルロジックの利点	5
アダプティブコンピューティング：プログラマブルロジックを超越	6
AMD コスト重視 FPGA 製品ポートフォリオ	8
AMD Spartan™ UltraScale+™ FPGA ファミリ	11
適切なプログラマブルデバイスの選択	13
適切なパートナーの選択	14
AMD – FPGA のリーダー	15
人工知能および機械学習向けの FPGA	16
コスト重視 FPGA アプリケーション	17
まとめ	18
その他のリソース	19

その他のリソース

- [コスト重視製品ポートフォリオ \(japan.xilinx.com\)](https://www.xilinx.com/japan/cost-sensitive)
- [AMD Spartan™ 7 FPGA ファミリ \(japan.xilinx.com\)](https://www.xilinx.com/japan/spartan7)
- [AMD Artix™ 7 FPGA ファミリ](#)
- [AMD Artix™ UltraScale+™ FPGA ファミリ](#)
- [AMD Zynq™-7000 SoC ファミリ](#)
- [AMD Zynq™ UltraScale+™ MPSoC ファミリ](#)
- [コスト重視デザイン向けのボードとキット](#)
- [AMD Spartan™ UltraScale+ FPGA ファミリ](#)

脚注

1. SUS-001。2023 年 12 月時点の AMD 内部分析に基づいています。この分析では、Spartan™ UltraScale+™ FPGA と前世代の AMD コスト重視 FPGA の AMD 製品データシートに基づき、合計 I/O とロジックセルの比率を比較しました。
2. SUS-01。2023 年 12 月時点の AMD 内部分析に基づいています。この分析では、Spartan™ UltraScale+™ FPGA と前世代の AMD コスト重視 FPGA の AMD 製品データシートに基づき、合計 I/O とロジックセルの比率を比較しました。
3. SUS-09。AMD Spartan UltraScale+ SU10P FPGA と Spartan 7 7S50 FPGA のデータシートを比較し、200 GPIO 以上を必要とするユーザー デザインにおいて、2024 年 2 月時点の AMD 定価に基づく I/O あたりのコスト削減を計算しました。価格は変更されることがあり、実際の結果と異なる場合があります。
4. SUS-12。収益データ、Omida Competitive Landscape Tool CTL 四半期ごと半導体市場占有率、2023 年 11 月。